数字逻辑电路

医学影像学院

祝元仲

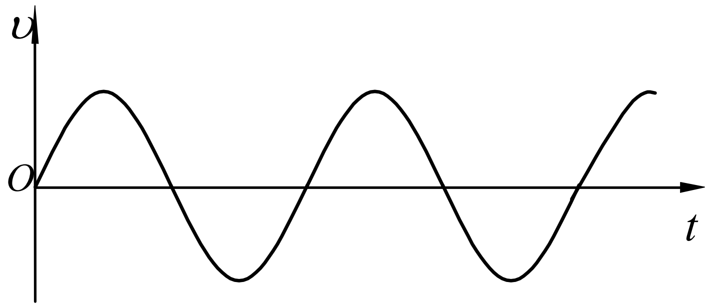
第八章 门电路与组合逻辑电路

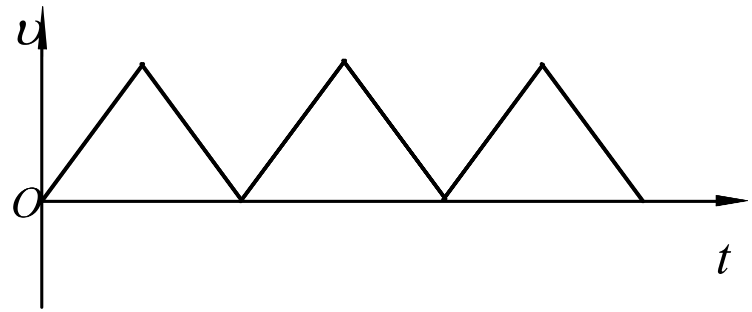
第一节 数字电路概述与计数制

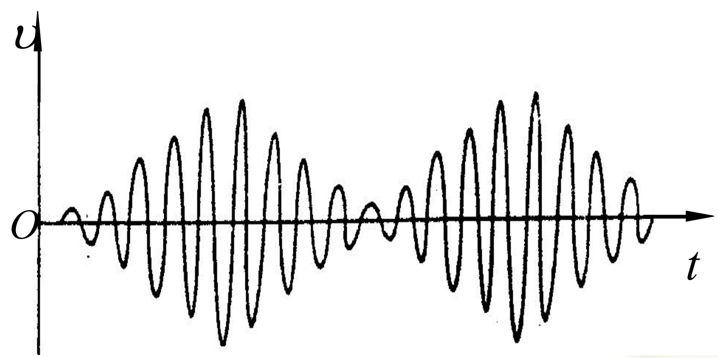
一、模拟信号和数字信号

1. 脉冲数字信号

模拟信号----时间和数值均连续变化的信号，如正弦波、指数函数等，其值的个数是无穷的。

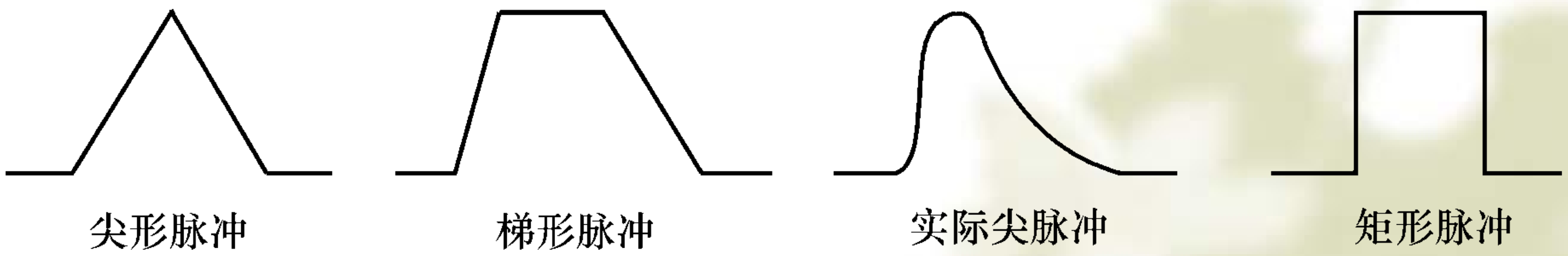




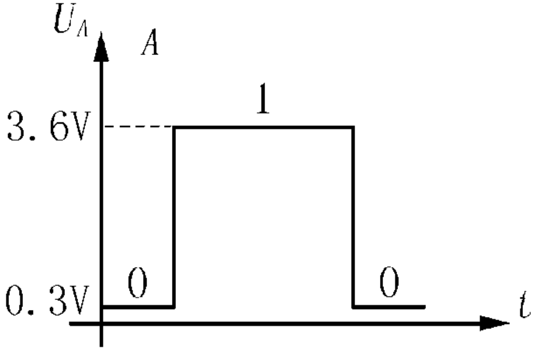


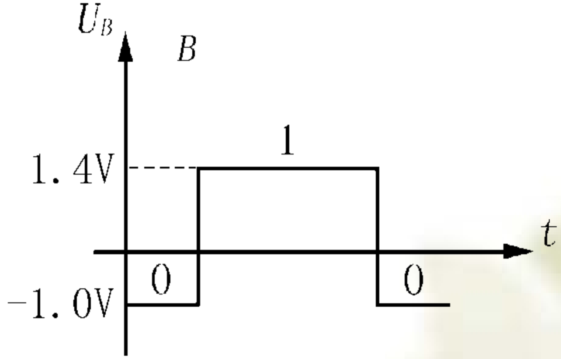
HOME BACK NEXT

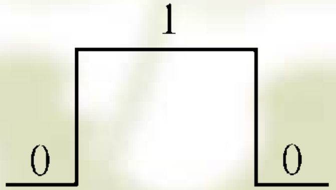
脉冲信号----指在短时间内出现的电压或电流的变化，是一种离散信号，形状多种多样，与模拟信号（如正弦波）相比，波形之间在时间轴不连续（波形与波形之间有明显的间隔）但具有一定的周期性是它的特点。



数字信号---在时间上和数值上均是离散的信号，常用数字“0”和“1”来表示。此处的“0”和“1”，是逻辑0和逻辑1，表示彼此相关又互相对立的两种状态，因而称为（二值）数字逻辑。



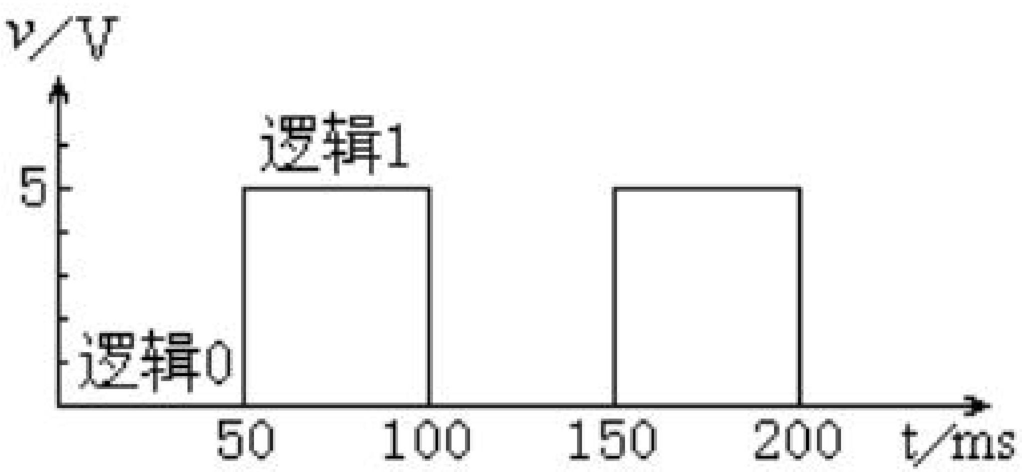




在数字电路中的“0”和“1”，是逻辑0和逻辑1;它们可以用电子器件（如三极管）的开关特性来实现，从而形成离散信号电压或数字电压，通常用逻辑电平来表示。

电压(V)	二值逻辑	电 平
+5	1	H(高电平)
0	0	L(低电平)

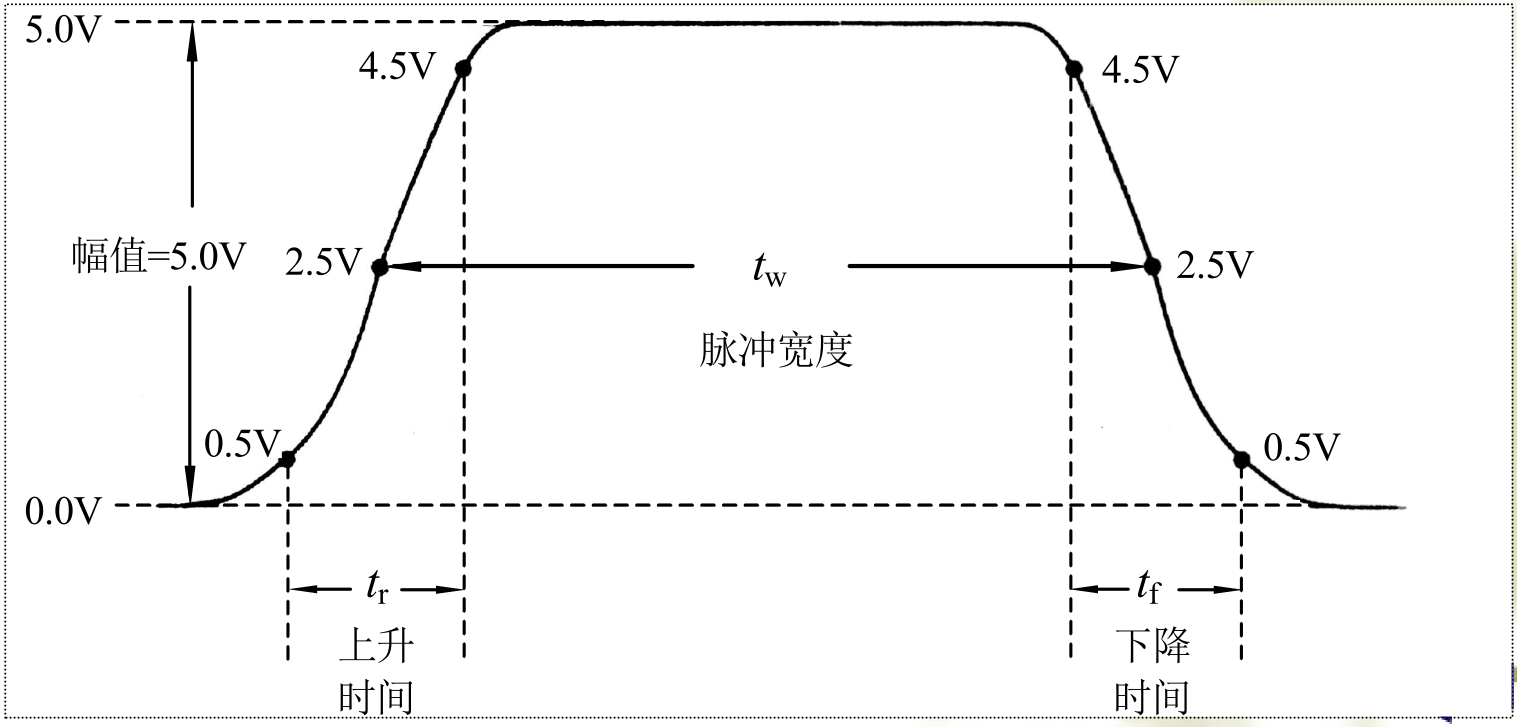
- 数字波形用逻辑电平表示，是对时间的图形表示。
- 脉冲波形用电压值表示，仅有两个离散值。
- 数字波形与脉冲波形是统一的，只表述方式不同。



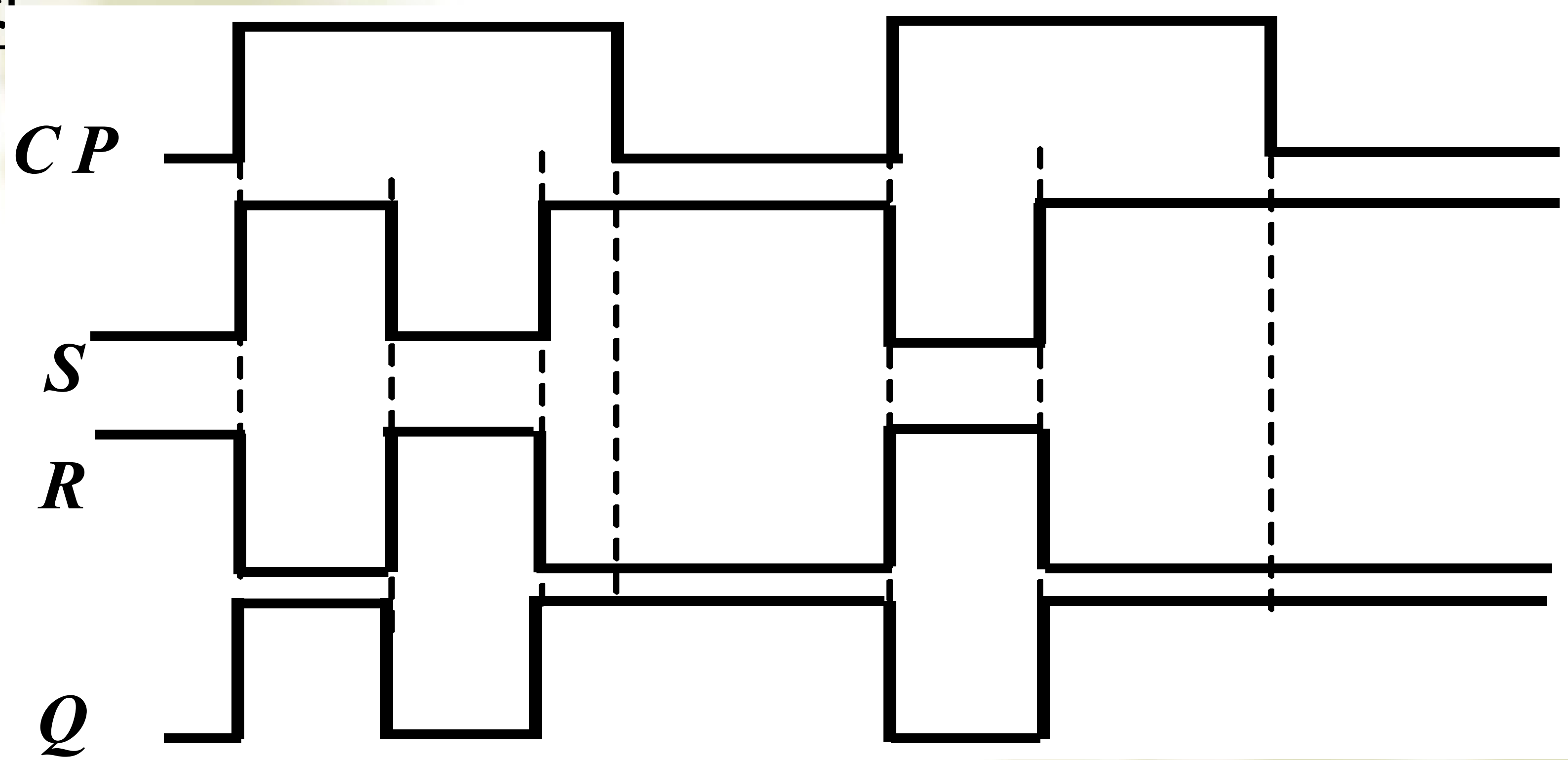
数字信号的几个概念：

（1） 脉冲宽度 t_w -----表示脉冲作用的时间。

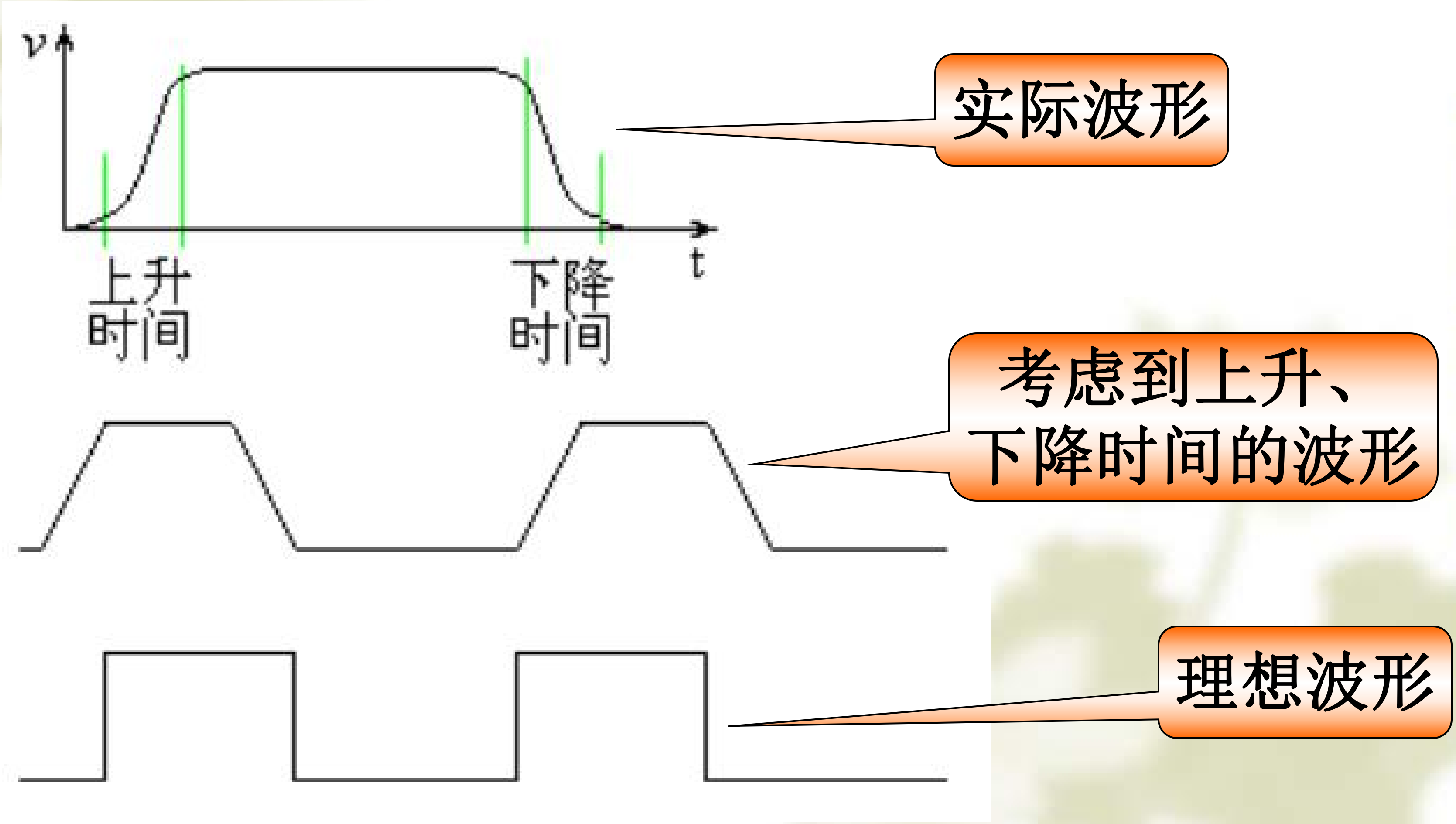
（2） 上升时间t_r 和下降时间t_f----从脉冲幅值的10%到90% 所经历的时间 。典型值为几十个纳秒（ns）



（4）时序图：表明相互时间关系的多重数字波形图

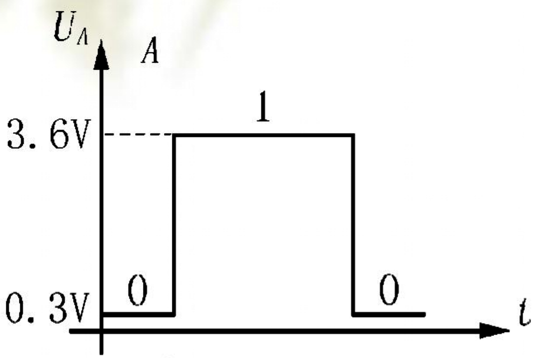


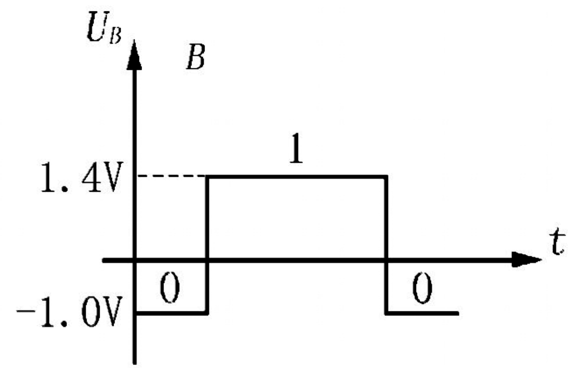
2. 典型的数字信号

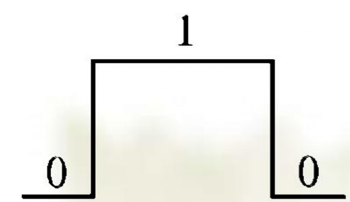


2．典型的数字信号

矩形波信号





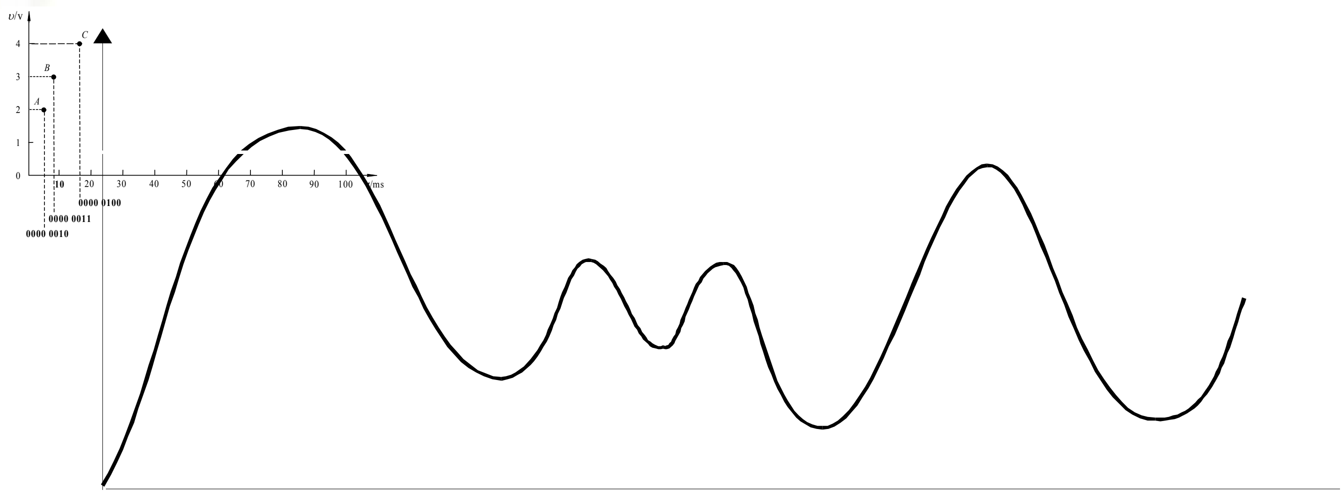


在同一种方波信号中，相对高的电位叫作高电平，反之为低电平

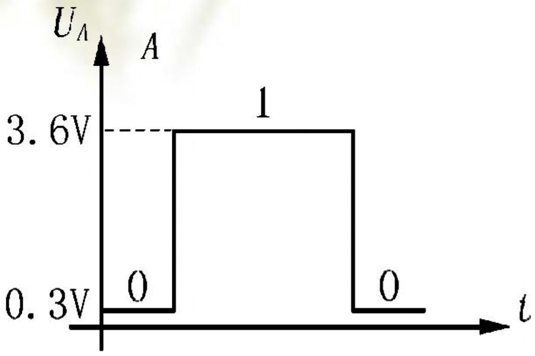
方波特点：强调相对高低电位，而非具体电位或电压的数值

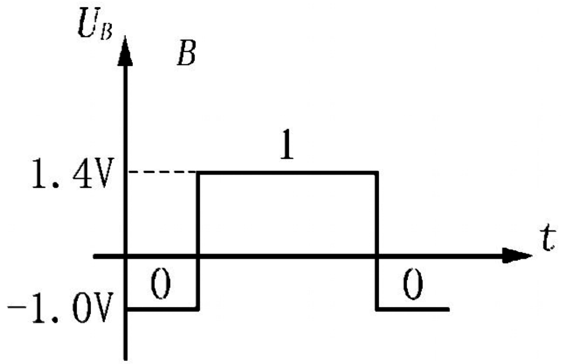
模拟量的数字表示

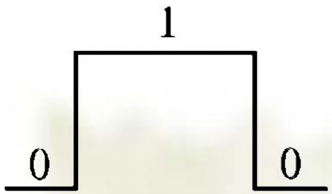
模拟量可以用数字0、1的编码来表示，这里的编码所指的是数字0、1的字符串，这种编码就是二进制码 , 数字0、1的字符串是由模数转换器得来。



3. 正逻辑和负逻辑







正逻辑:高电平—为“1”
低电平—为“0”

方波特点：强调相对高低电位，而非具体电位或电压的数值

发展:

二、数字电路概述

1905年发明电真空管

无线电科学技术迅速发展

1946年 电子数字积分计算机：

- 18000只电真空管
- 占地180平方米
- 耗电150千瓦
- 重30吨
- 性能低于目前最简单的计算机

1947年发明晶体管：建立微电子技术学科

1955年发明场效应管：半导体理论日趋成熟

1958年生产第一块SSI：微电子技术成为电子工业的核心技术

60~70年代： IC技术迅速发展：MSI→ LSI→VLSI.

10万个晶体管/片，芯片中晶体管0.35um。

80年代后： ULSI：1G位芯片 10亿个晶体管/片，

90年代后： 芯片内部的布线细微到亚微米(0.1×10^{-6}m)量级

1GHz（10^9Hz）的微处理器和其他芯片

二、数字电路概述

数字电路的特点：

1、工程性：

•数字电路中，电路只有两种工作状态，三极管不是工作在饱和区就是工作在截止区。

•三极管饱和导通用高电平“1”表示，三极管截止用低电平“0”表示，而且我们只关心信号的“有”和“无”，电平的“高”和“低”，而不去理会其具体的精确数值。

•电平从3.6V—5V均称为高电平“1”，0.0V—0.4V均称为低电平“0”，其微小的变化是无意义的。这与模拟电路相比，更突出了工程特点。

二、数字电路概述

数字电路的特点：

2、可靠性高

•数字电路的抗干扰能力强，固而可靠。现在，越来越多的模拟产品被数字产品所替代，从手表到电视机、手机等等。

•在信号的传送过程中，数字传送比模拟传送也要可靠的多，例如……

3、集成度高

HOME BACK NEXT

二、数字电路概述

数字电路分类：

1、按集成电路规模分类

集成度：每块集成电路芯片中包含的元器件数目

- 小规模集成电路(Small Scale IC，SSI， ＜10^2)
- 中规模集成电路(Medium Scale IC，MSI，10^2～10^3)
- 大规模集成电路(Large Scale IC，LSI， 10^3～10^5)
- 超大规模集成电路(Very Large Scale IC，VLSI， 10^5～10^7)
- 特大规模集成电路(Ultra Large Scale IC，ULSI， 10^7～10^9)
- 巨大规模集成电路(Gigantic Scale IC，GSI， ＞10^9）

2、按集成工艺分类

工艺类型	电源消耗	速度	封装
电阻晶体管逻辑（RTL）	**高**	**低**	**分离**
二极管晶体管逻辑（DTL）	**高**	**低**	**分离,SSI**
晶体管晶体管逻辑（TTL）	**中**	**中**	**SSI,MSI**
发射极耦合逻辑（ECL）	**高**	**高**	**SSI,MSI,LSI**
负金属氧化物半导体（pMOS）	**中**	**低**	**MSI,LSI**
正金属氧化物半导体（nMOS）	**中**	**中**	**MSI,LSI,VLSI**
互补金属氧化物半导体（CMOS）	**低**	**中**	**SSI,MSI,LSI,VLSI**
镓砷化物（GaAs）	**高**	**高**	**SSI,MSI,LSI**

3、按电路结构分类

- 组合逻辑电路
- 时序逻辑电路

HOME BACK NEXT

三、数制

1、十进制

（1）任何一位数可以而且只可以用 0, 1, 2, 3, 4, 5, 6, 7, 8, 9 这十个数码表示。

（2）进位规律是“逢十进一”。即 $9+1=10=1\times10^1+0\times10^0$

例如：

$$(234)_{10}=2\times10^2+3\times10^1+4\times10^0$$

$$(3.14)_{10}=3\times10^0+1\times10^{-1}+4\times10^{-2}$$

式中，10^2 、10^1 是根据每一个数码所在的位置而定的，称之为“权”。

（3）在十进制中，各位的权都是10的幂，而每个权的系数只能是0～9这十个数码中的一个。

三、数制

2、二进制

（1）任何一位数可以而且只可以用0和1表示。

（2）进位规律是：“逢二进一”。

（3）各位的权都是2的幂。

例如：1+1= 10 = $1\times2^1 + 0\times2^0$

二进制数的一般表达式为：

$$(N)_2=\sum_{i=-\infty}^{\infty}K_i\times2^i,\ K_i\in[0,1]$$

系数

位权

HOME BACK NEXT

3、二～十进制之间的转换

（1）二进制数转换成十进制数：

常用方法是“按权相加”。

例1.3.2 试将二进制数$(01010110)_B$转换为十进制数。

解：将每一位二进制数乘以位权然后相加便得相应的十进制数。 $(01010110)_B = 2^6 + 2^4 + 2^2 + 2^1 =（86)_D$

（2）十进制数转换成二进制数：$\begin{cases} \text{整数部分} \\ \text{小数部分} \end{cases}$

a. 整数部分用“辗转相除”法：

将十进制数连续不断地除以2，直至商为零，所得余数由低位到高位排列，即为所求二进制数

例如: $(53)_{10}==(\ ?\ )_2$

		余数
2	53	$1=b_0$
2	26	$0=b_1$
2	13	$1=b_2$
2	6	$0=b_3$
2	3	$1=b_4$
	$1=b_5$	

故 $(53)_{10}=(\ 110101\ )_2$

若十进制数较大时，不必逐位去除2，可算出2的幂与十进制对比，如：

$(261)_{10}=(?)_2$ $\because 2^8=256$，$261-256=5$，$(5)_{10}=(101)_2$，$\therefore (261)_{10}=(100000101)_2$

b. 对于十进制数的小数，每次除去上次所得积中之个位数，连续乘以**2**，直到满足误差要求进行“四舍五入”为止。

所得到的各个位数之值，即为二进制小数的各位数。

例如 将$(0.706)_D$转换为二进制数，要求其误差不大于2^{-10}。

解：按式(1.3.5)所表达的方法，可得、……如下：

$0.706\times2=1.412$……1 …… b_{-1}

$0.412\times2=0.824$……0 …… b_{-2}

$0.824\times2=1.648$……1 …… b_{-3}

$0.648\times2=1.296$……1 …… b_{-4}

$0.296\times2=0.592$……0 …… b_{-5}

$0.592\times2=1.184$……1 …… b_{-6}

$0.184\times2=0.368$……0 …… b_{-7}

$0.368\times2=0.736$……0 …… b_{-8}

$0.736\times2=1.472$……1 …… b_{-9}

由于最后的小数小于0.5，根据“四舍五入”的原则，应为0。所以，$(0.706)_D=(0.101101001)_B$，其误差$\varepsilon < 2^{-10}$

二进制的优点：

（1）易于电路实现---每一位数只有两个值，可以用管子的导通或截止，灯泡的亮或灭、继电器触点的闭合或断开来表示。

（2）基本运算规则简单

二进制的缺点：

位数太多，不符合人的习惯，不能在头脑中立即反映出数值的大小，一般要将其转换成十进制后，才能反映。

4、 十六进制

特点：

（1）十六进制数采用0, 1, 2, 3, 4, 5, 6, 7, 8, 9 , A、B、C、D、E、F十六个数码表示。

（2）进位规律是“逢十六进一”。

（3）各位的权都是16的幂。

4、十六进制

（1）二进制转换成十六进制：

因为16进制的基数$16=2^4$，所以，可将四位二进制数表示一位16进制数，即 0000～1111 表示 0-F。

例 $(1111000010101110)_B =$ $(78AE)_H$

（2）十六进制转换成二进制：

将每位16进制数展开成四位二进制数，排列顺序不变即可。

例 $(BAEF)_H =$ $(1011\ 1010\ 1110\ 1111)_B$

4、十六进制

优点 ：

十六进制在数字电路中，尤其在计算机中得到广泛的应用，因为：

（1）与二进制之间的转换容易；

（2）计数容量较其它进制都大。假如同样采用四位数码，二进制最多可计至 $1111_B = 15_D$；八进制可计至 $7777_O = 14095_D$；十进制可计至 9999_D；十六进制可计至 $FFFF_H = 65535_D$，即64K。其容量最大。（3）计算机系统中，大量的寄存器、计数器等往往按四位一组排列。故使十六进制的使用独具优越性。

几种数制之间的关系对照表

十进制数	二进制数	八进制数	十六进制数	十进制数	二进制数	八进制数	十六进制数
0	00000	0	0	11	01011	13	B
1	00001	1	1	12	01100	14	C
2	00010	2	2	13	01101	15	D
3	00011	3	3	14	01110	16	E
4	00100	4	4	15	01111	17	F
5	00101	5	5	16	10000	20	10
6	00110	6	6	17	10001	21	11
7	00111	7	7	18	10010	22	12
8	01000	10	8	19	10011	23	13
9	01001	11	9	20	10100	24	14
10	01010	12	A				

四、二进制码

- 数字系统中的信息分两类：
  - 数值码（研究数值表示的方法）
  - 代码

- 代码不表示数量的大小，只是不同事或物的代号，为了便于记忆和处理，在编制代码时总要遵循一定的规则，这些规则就称为码制。

- 用二进制数码对事物进行表示，称为二进制代码。

- 建立二进制代码与十进制数值、字母、符号等的一一对应的关系称为编码。

- 若需编码的信息有N项，则需用的二进制数码的位数n应满足如下关系：

$$2^n \geq N$$

常见的代码:

- （1） BCD码又称二～十进制码，通常用四位二进制码表示一位十进制数，只取十个状态，而且每四个二进制码之间是“逢十进一”。
- 四位二进制码可产生16个数0000～1111，而表示十进制数只需要十个代码，其余六个成为多余。选择哪十个，丢弃哪六个？
- 有多种可能，故而便产生了多种BCD码，其中使用最多的是8421 BCD 码 (简称8421 码)。
- 8421 码是按顺序取四位二进制码中的前十种状态，即0000～1001，代表十进制的0～9，而1010～1111弃之不用。

二——十进制码（BCD码）

❖ 编码规定：

用四位二进制数$b_3b_2b_1b_0$来表示十进制数中的0~9十个数码。

❖ 8421 BCD码：

使用了4位二进制数组合中的0000~1001，而其余的1010~1111的6种组合无效。

$b_3b_2b_1b_0$ $2^32^22^12^0$	代码对应的十进制数 8421码
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9
1010	
1011	
1100	
1101	
1110	
1111	

（2） ASCII 码

- ASCII码是美国标准信息交换码，它是用七位二进制码表示，其编码见P460附录A 表A.1 。

- 它共有128个代码，可以表示大、小写英文字母、十进制数、标点符号、运算符号、控制符号等，普遍用于计算机、键盘输入指令和数据等。

ASCII码

		0	1	2	3	4	5	6	7
	$B_7B_6B_5$	0	0	0	0	1	1	1	1
		0	0	1	1	0	0	1	1
	$B_4B_3B_2B_1$	0	1	0	1	0	1	0	1
0	0 0 0 0	NUL	DLE	Sp	0	@	P	`	p
1	0 0 0 1	SOH	DC1	!	1	A	Q	a	q
2	0 0 1 0	STX	DC2	"	2	B	R	b	r
3	0 0 1 1	ETX	DC3	#	3	C	S	c	s
4	0 1 0 0	EOT	DC4	$	4	D	T	d	t
5	0 1 0 1	ENQ	NAK	%	5	E	U	e	u
6	0 1 1 0	ACK	SYN	&	6	F	V	f	v
7	0 1 1 1	BEL	ETB	'	7	G	W	g	w
8	1 0 0 0	BS	CAN	(	8	H	X	h	x
9	1 0 0 1	HT	EM	)	9	I	Y	i	y
A	1 0 1 0	LF	SUB	*	:	J	Z	j	z
B	1 0 1 1	VT	ESC	+	;	K	[	k	{
C	1 1 0 0	FF	FS	,	<	L	\	l	|
D	1 1 0 1	CR	GS	-	=	M	]	m	}
E	1 1 1 0	SO	RS	.	>	N	^	n	~
F	1 1 1 1	SI	US	/	?	O	_	o	DEL

第二节　逻辑门电路

❖ 逻辑代数 —— 研究逻辑电路的数学工具。

- 由英国数学家George · Boole 提出的，所以又称布尔代数
- 逻辑，指的是条件和结果的关系，电路的输入信号即条件，输出信号即结果。
- 条件满足和结果发生用“1”表示，反之用“0”表示。此时的“1”和“0”，只表示两个对立的逻辑状态，而不表示数值的大小。
- 在逻辑代数中，有三种最基本的逻辑运算：

“与运算”、“或运算”、“非运算”

这三种基本的逻辑运算可用“真值表”、“逻辑表达式”和“逻辑符号”来描述

1. 真值表---描述逻辑关系的表格

2.逻辑表达式---输入信号为自变量，输出为函数的数学表达方式

3. 逻辑符号---在画电路时使用的符号

除此之外，还可以用硬件描述语言（HDL) 来表示逻辑运算。

一、基本逻辑门电路

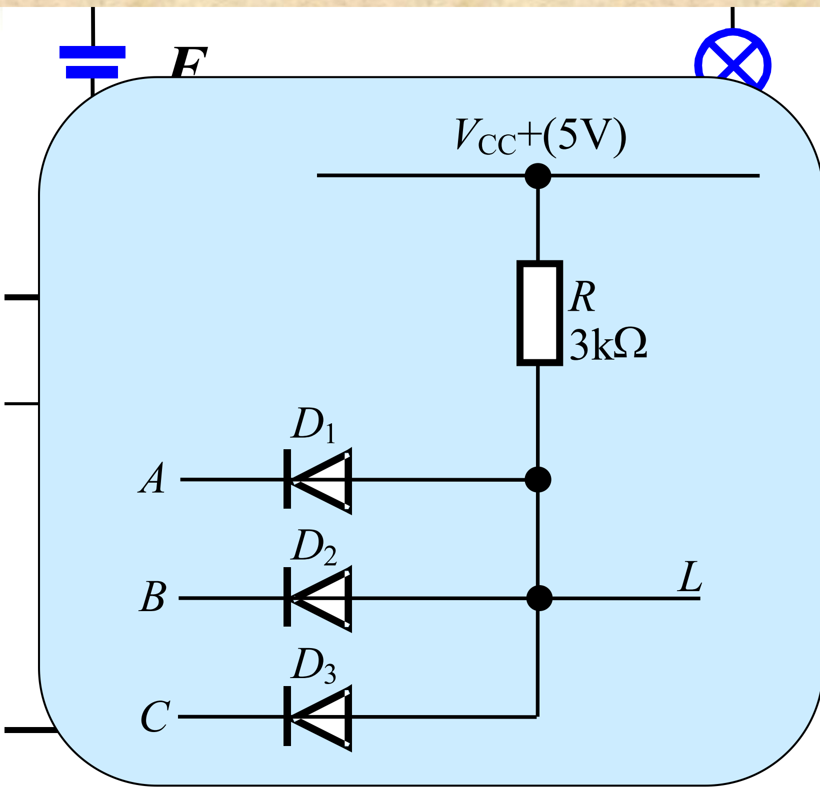
逻辑门电路：逻辑门电路指实现基本和常用逻辑运算的电子电路，也是集成电路上的基本组件。

简单的逻辑门可由晶体管组成，晶体管的组合可以使代表两种信号的高低电平在通过它们之后产生高电平或者低电平的信号。

"与运算"、"或运算"、"非运算"

1. 与运算 — 用开关串联电路实现

定义：某事件有若干个条件，只有当所有条件全部满足时，这件事才发生。



0	1	0
1	0	0
1	1	1

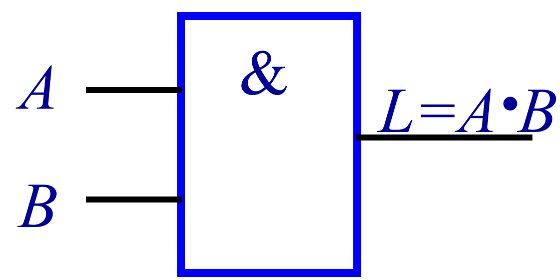
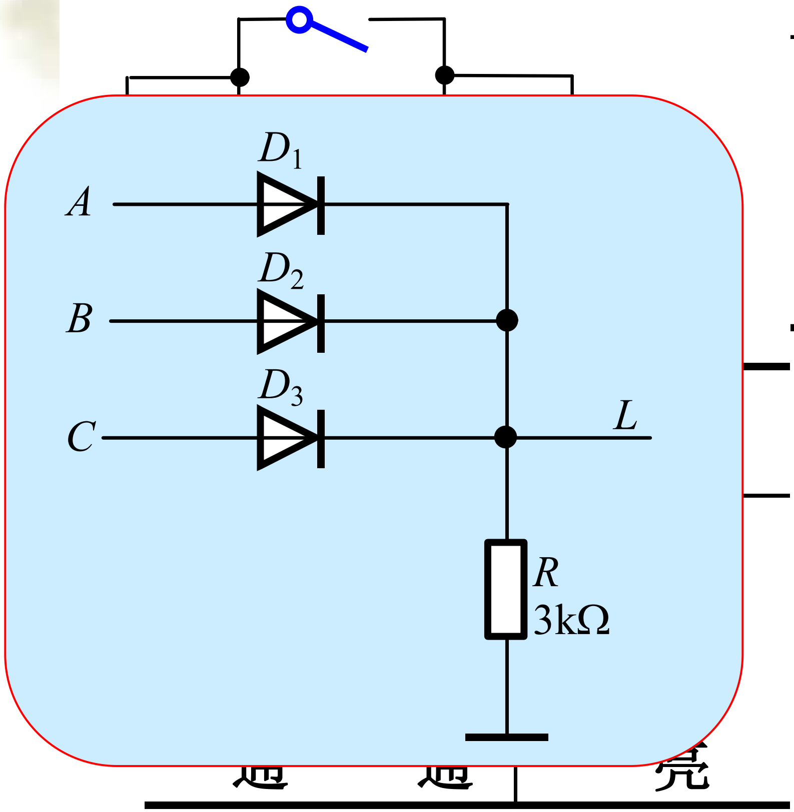


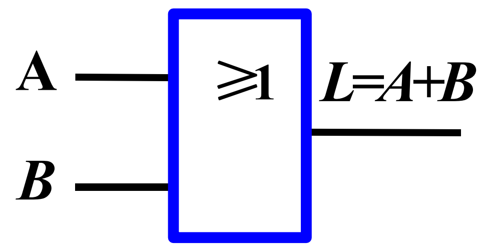
图1.5.1 与逻辑运算

2. 或运算 —用开关并联电路实现

定义：某事件有若干个条件，只要其中一个或一个以上的条件得到满足，这件事就发生。



0	0	0
0	1	1
1	0	1
1	1	1



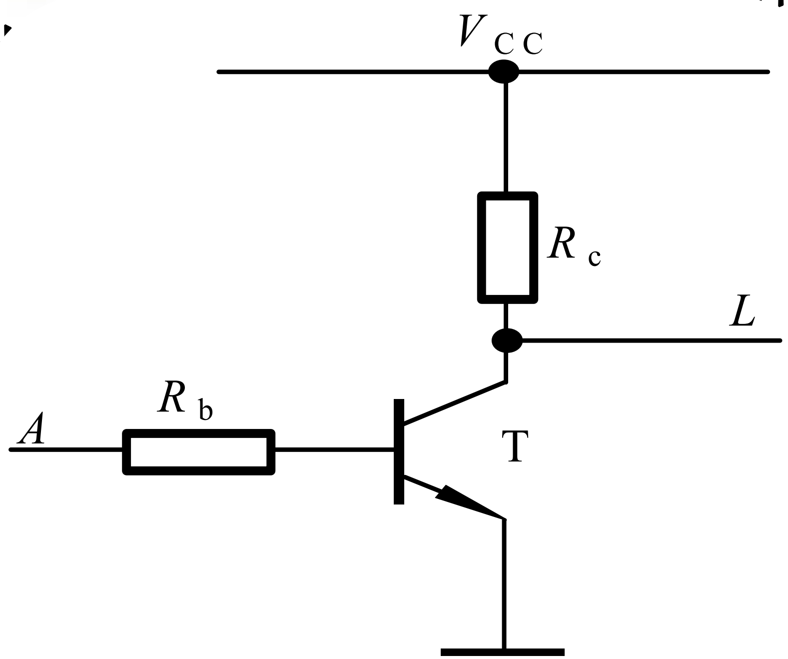
(d)

图1.5.2 或逻辑运算

3. 非运算

定义：一某事件的产生取决于条件的否定，
这种关系称为非逻辑。

下图表示一个简单的非逻辑电路，当继电器通电，灯泡 亮。

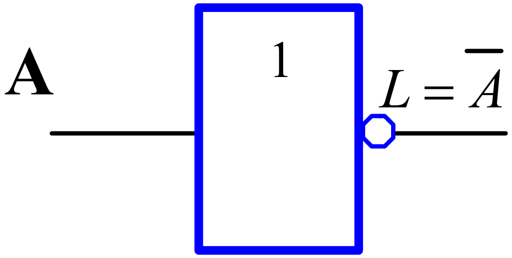


A	$L=\overline{A}$
0	1
1	0

(c)

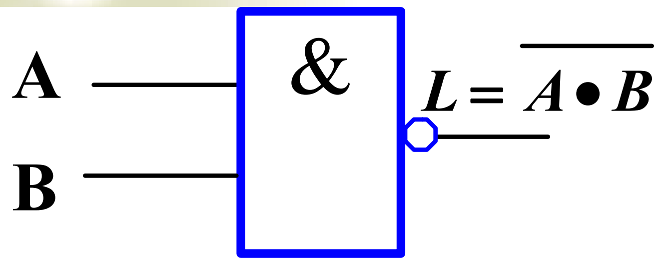
非逻辑运算

非运算的其它逻辑符号：

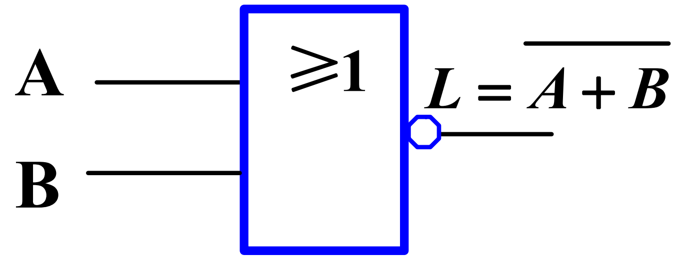


非逻辑门电路的符号

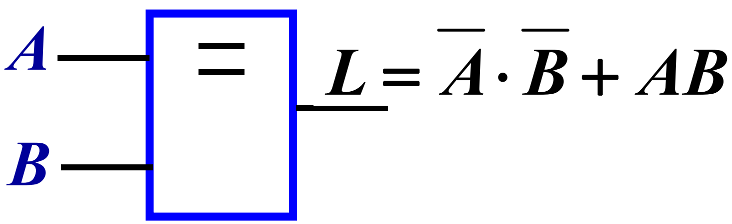
上述三种是最基本的逻辑运算，经过组合，可以构成各种复杂的逻辑。



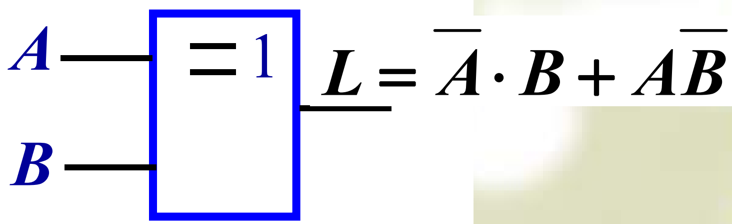
与非门



或非门



同或门

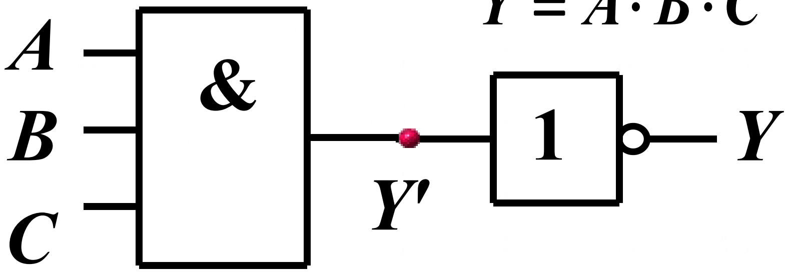


异或门

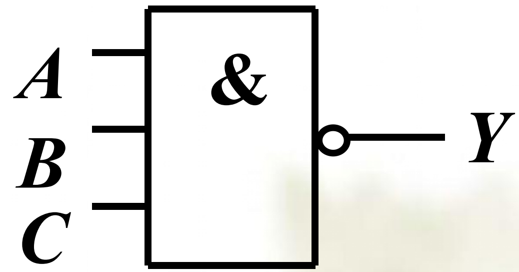
复合逻辑门

与非门电路

$$Y=\overline{A\cdot B\cdot C}$$

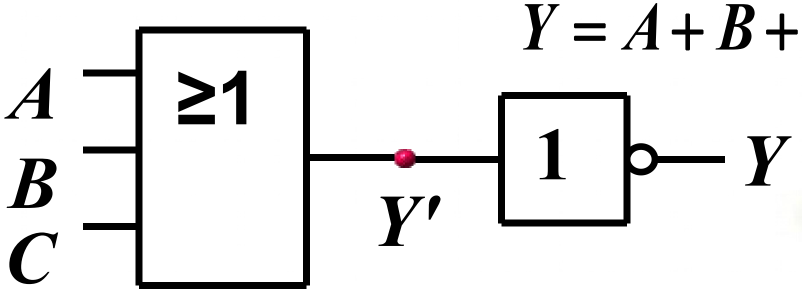


与非门符号

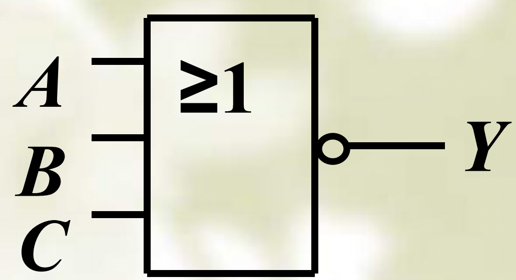


或非门电路

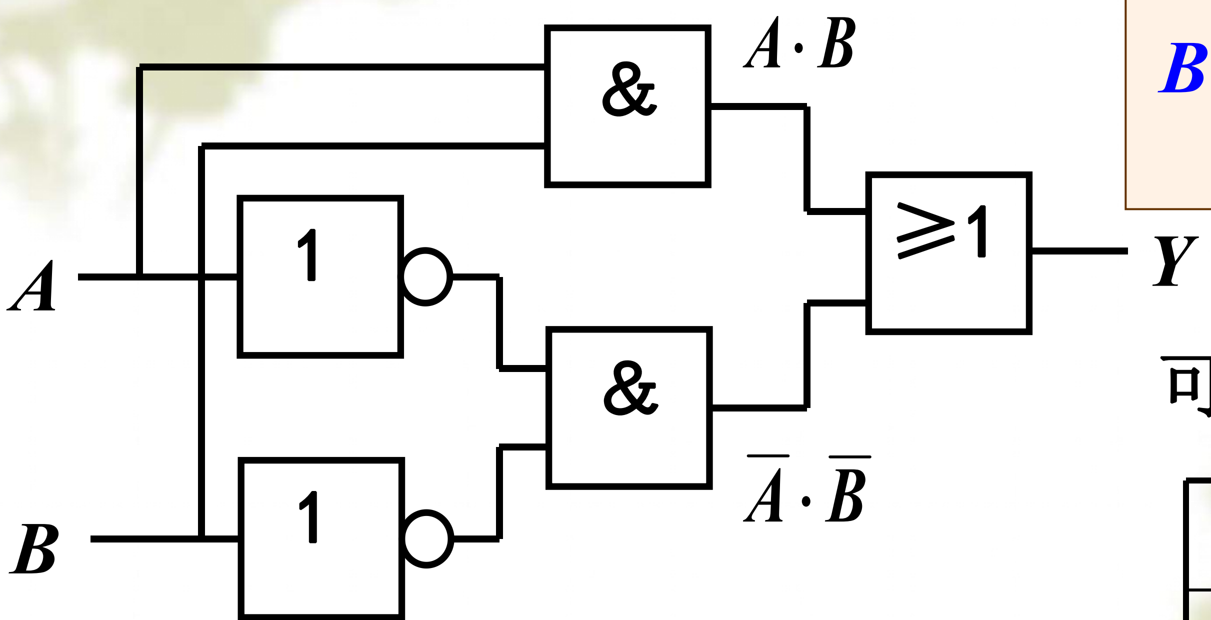
$$Y=\overline{A+B+C}$$

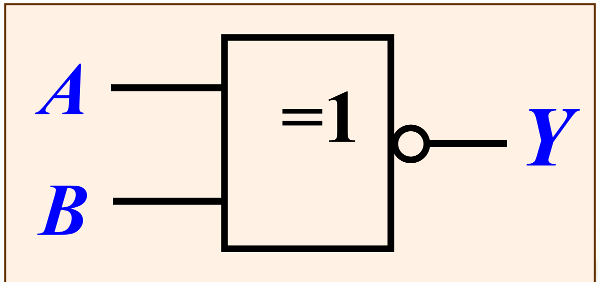


或非门符号



举例：同或门





同或门逻辑符号

$$Y = A \cdot B + \overline{A} \cdot \overline{B}$$

可写成 $Y = A \odot B$

逻辑功能：A、B相同，则Y=1

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

4、逻辑函数与逻辑问题的描述

从逻辑问题建立逻辑函数的过程

- **在工程上，一般先提出逻辑命题，然后用真值表加以描述，最后写出逻辑函数表达式。**
- **通过一个简单的例子加以介绍。**

图1.6.1是一个控制楼梯照明灯的电路。为了省电，人在楼下开灯，上楼后可关灯；反之亦然。A、B是两个单刀双掷开关，A装在楼上，B装在楼下。只有当两个开关同时向上或向下时，灯才被点亮。试用一个逻辑函数来描述开关A、B与照明灯之间的关系。

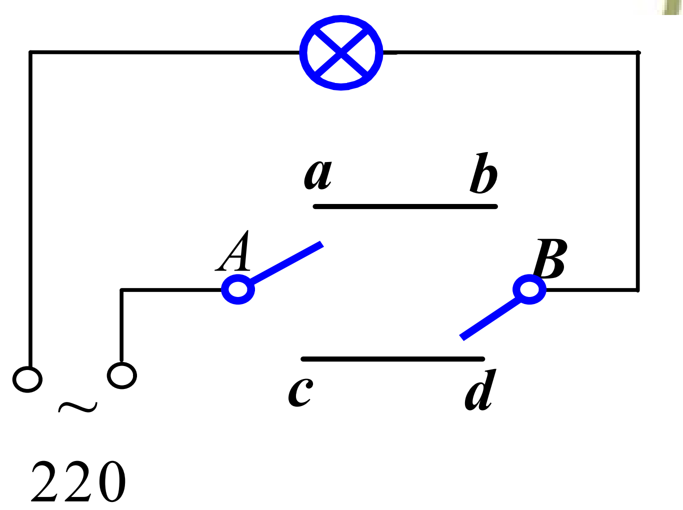
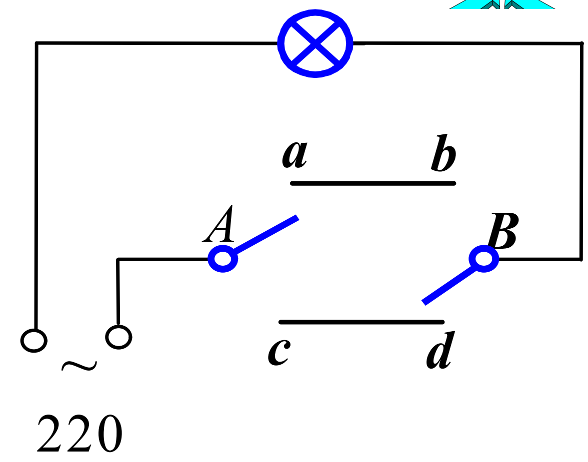


图 1.6.1　逻辑电路举例

解：(1) 设开关A、B为输入变量:开关接上面为“1”，开关接下面为“0”

设电灯L为输出变量，灯亮L=1，灯灭L=0。



(2) 列出A、B所有状态及对应输出L的状态，即真值表。

A	B	L
0	0	1
0	1	0
1	0	0
1	1	1

(3) 根据真值表，写出逻辑表达式：

- 把对应函数值为“1”的变量组合挑出（即第1、4）组合，写成一个乘积项；
- 凡取值为“1”的写成原变量 A，取值为“0”的写成反变量 $\overline{A}$；
- 最后，将上述乘积项相加，即为所求函数：

$$L = \overline{A} \cdot \overline{B} + AB$$

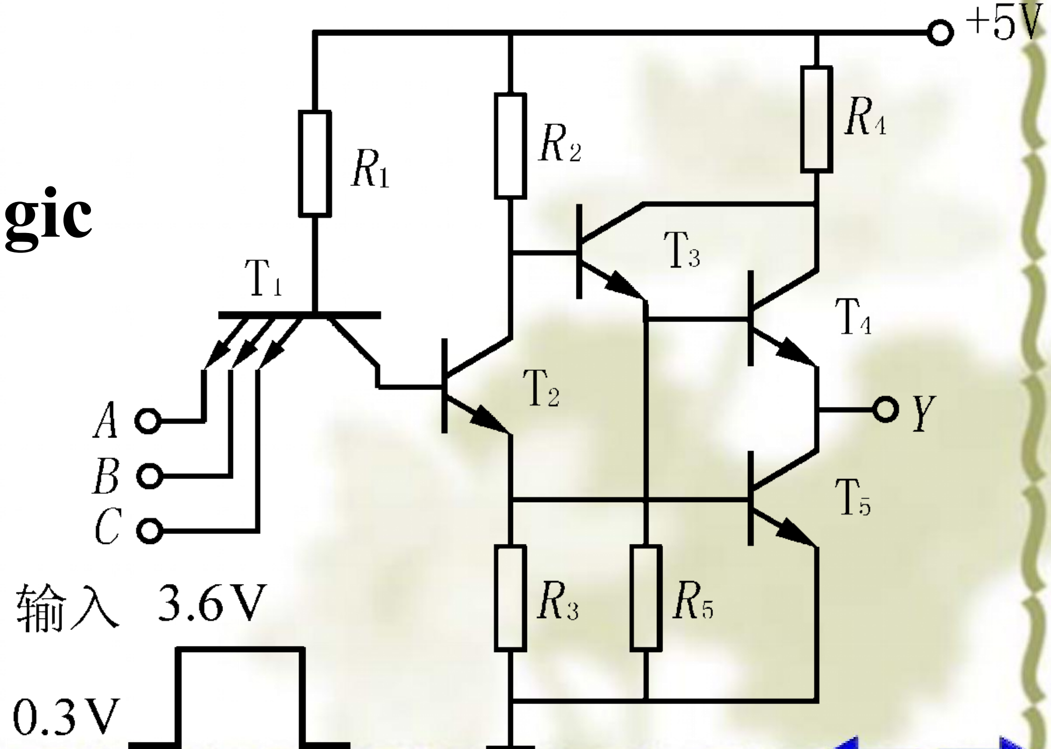
二、集成逻辑门电路

半导体集成门电路：
- 双极型　三极管
- 单极型　场效应管

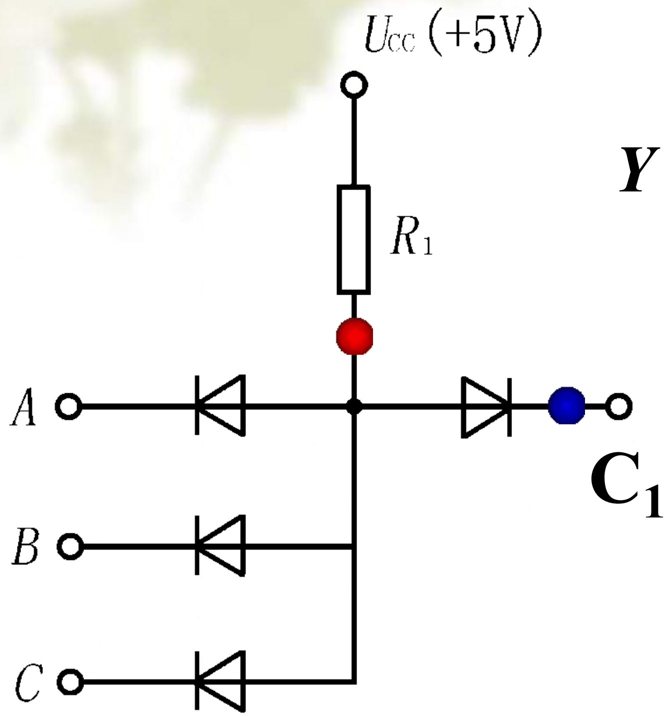
1. TTL门电路

Transistor-transistor Logic

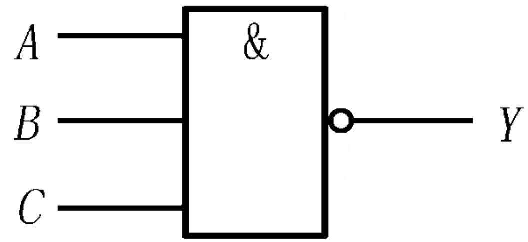
属于双极型集成门电路，主要以TTL与非门电路为基础

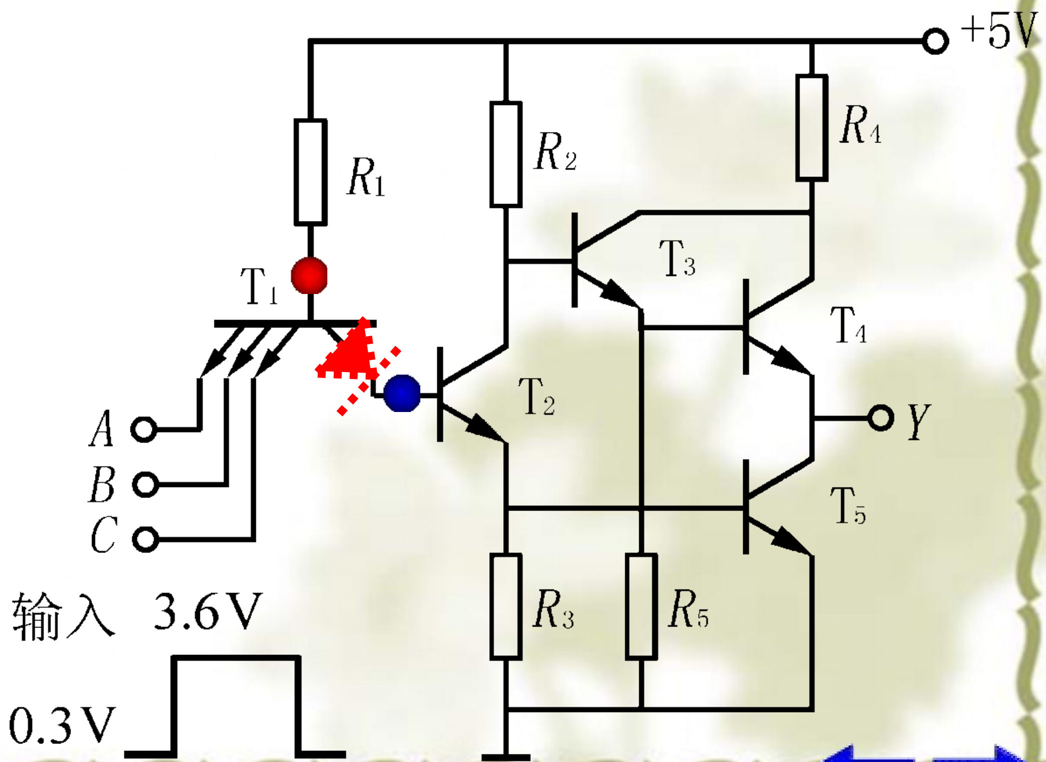


典型TTL与非门电路的结构、功能和逻辑符号



$$Y = \overline{A \cdot B \cdot C}$$





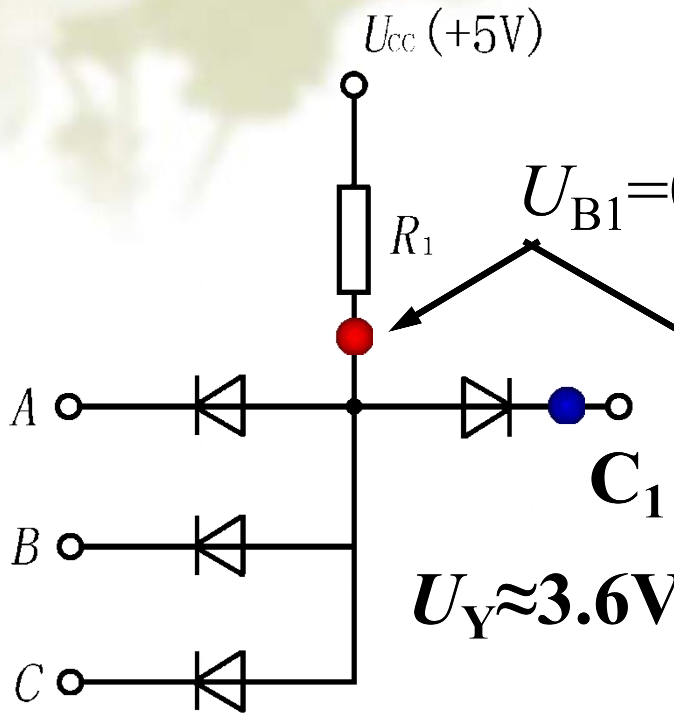
T_1：多发射极晶体管，构成与门电路

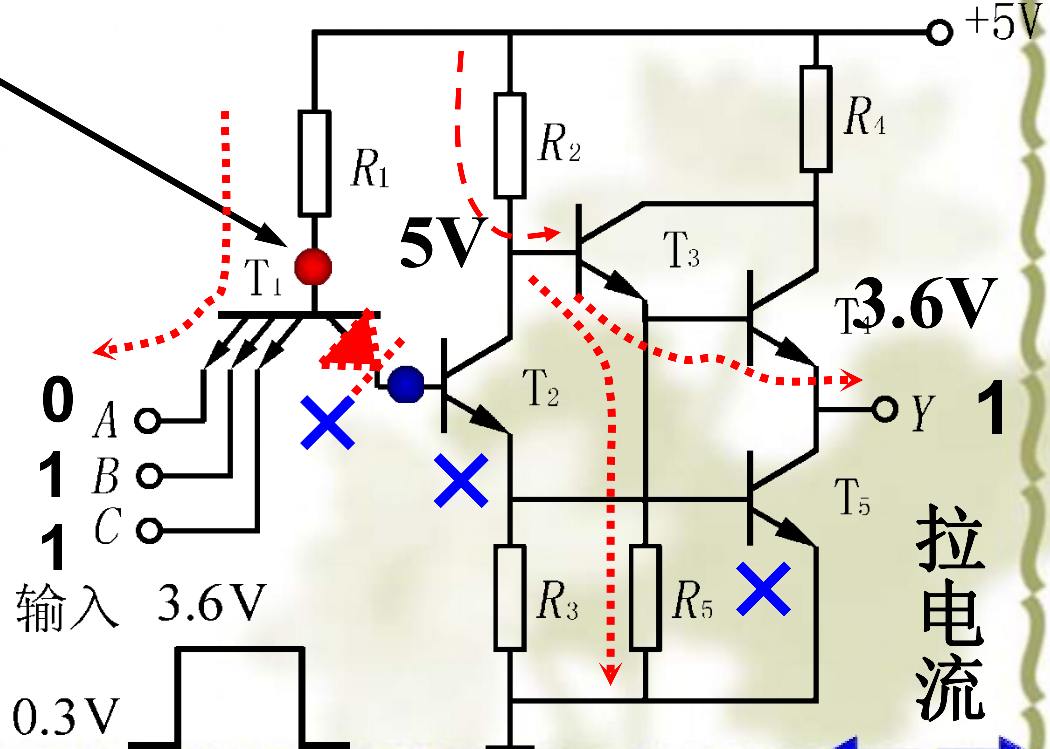
TTL与非门工作原理

$$Y = \overline{A \cdot B \cdot C}$$

①当*A*、*B*、*C* 任一为“0”时：*Y*＝1

U_{B1}=0.3+0.7=1V





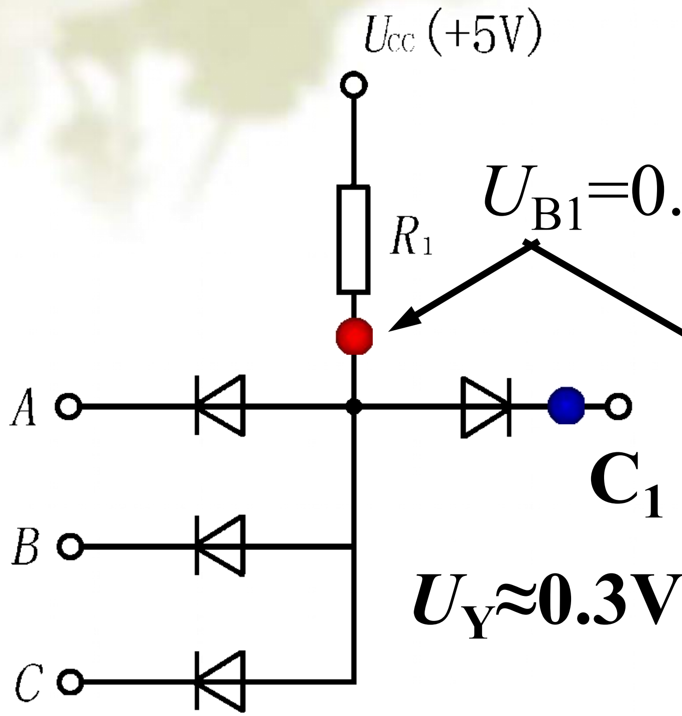
T_1：多发射极晶体管，构成与门电路

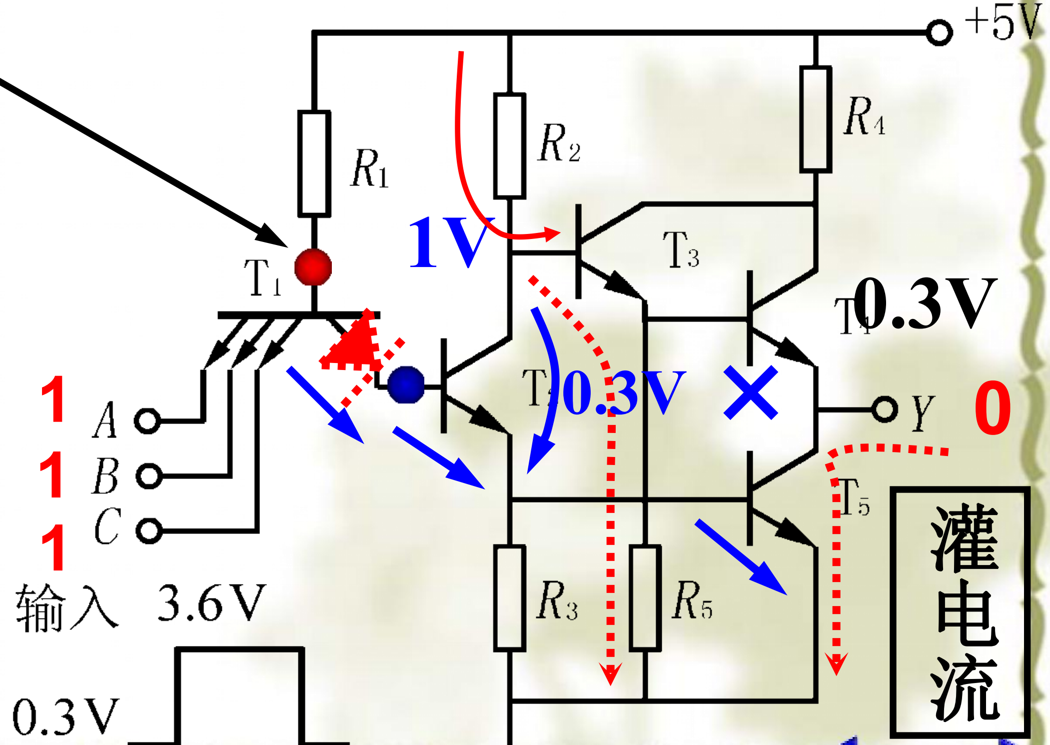
TTL与非门工作原理

$$Y=\overline{A\cdot B\cdot C}$$

②当A、B、C全为“1”时：U_{B1}↑↑→$Y=0$

$U_{B1}=0.7\times3=2.1V$





T_1各发射极最终还导通吗？

TTL与非门工作原理总结

$$Y=\overline{A\cdot B\cdot C}$$

①当A、B、C任一为“0”时：$Y=1$

②当A、B、C全为“1”时：$U_{B1}\uparrow\uparrow\rightarrow Y=0$

T_2、T_5同时饱和导通或同时截止，导通条件：$U_{B1}\geq 2.1V$；T_3总是放大导通；T_4导通或截止

T_4放大导通——$Y=1$ 拉电流

T_4和T_5总有一个截止

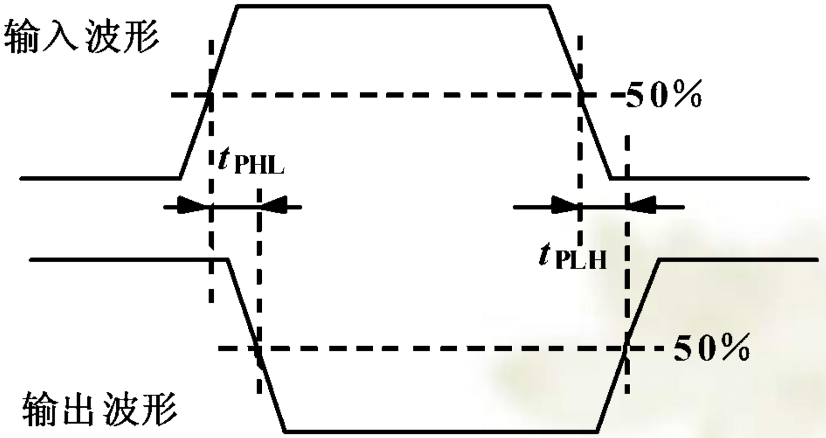
T_5饱和导通——$Y=0$ 灌电流

TTL的主要参数

$$Y=\overline{A\cdot B\cdot C}$$

传输延时：传输延迟时间是用来表示TTL门电路工作速度的参数

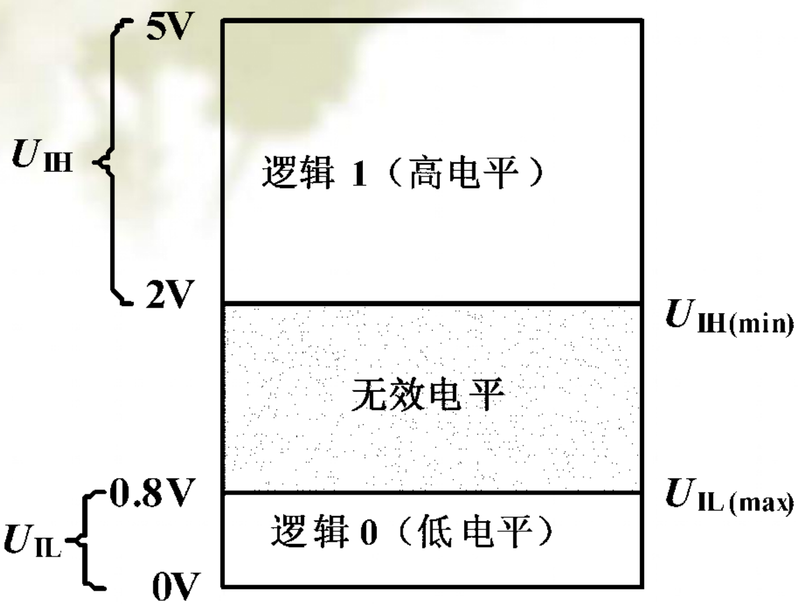
$$t_{\mathrm{pd}}=\frac{t_{\mathrm{PHL}}+t_{\mathrm{PLH}}}{2}$$

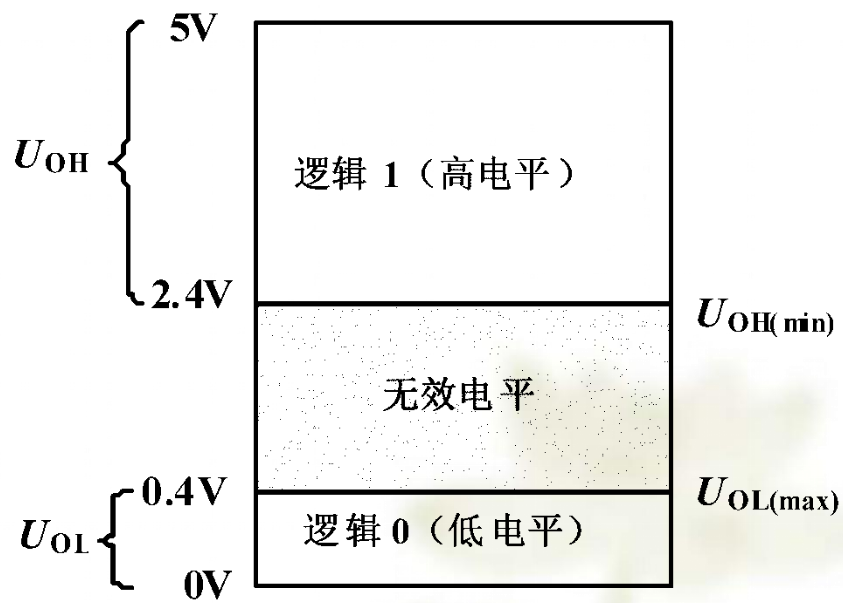


输入／输出逻辑电平：标准TTL门输入逻辑低电平U_{IL}为0～0.8V；输入逻辑高电平U_{IH}为2～5V；输出逻辑低电平U_{OL}为0～0.4V；输出逻辑高电平U_{OH}为2.4～5V。

TTL的主要参数

$$Y=\overline{A\cdot B\cdot C}$$





输入／输出逻辑电平：标准TTL门输入逻辑低电平U_{IL}为0～0.8V；输入逻辑高电平U_{IH}为2～5V；输出逻辑低电平U_{OL}为0～0.4V；输出逻辑高电平U_{OH}为2.4～5V。

TTL的主要参数

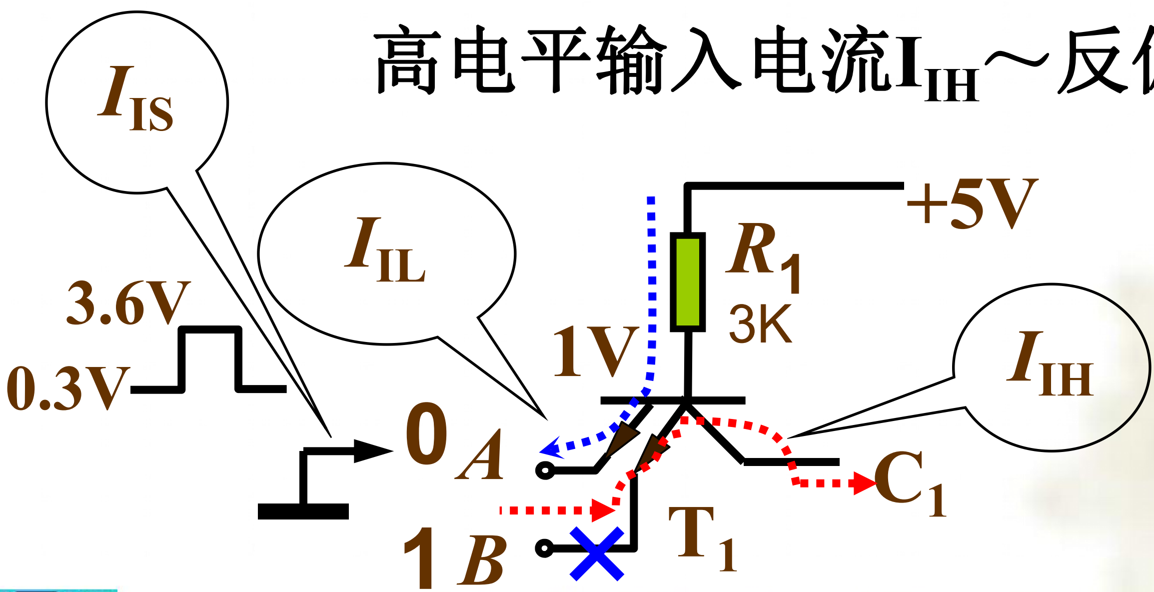
$$Y=\overline{A\cdot B\cdot C}$$

阈值电压U_T：能使输入级T_1的基极电位U_{B1}达到2.1V对应的输入电压，称为阈值电压。

输入 / 输出电流：

低电平输入电流I_{IL}～输入端短路电流I_{IS}

高电平输入电流I_{IH}～反偏漏电流:$I_{IH}\approx 0$



$$\begin{cases} I_{IH}\approx 20\sim 40\ \mu A \\ I_{IS}\approx 1.6mA \end{cases}$$

TTL的主要参数

$$Y = \overline{A \cdot B \cdot C}$$

扇出系数：扇出系数是指一个门电路能带同类门电路输入端的最大数目。

在驱动门灌电流时：

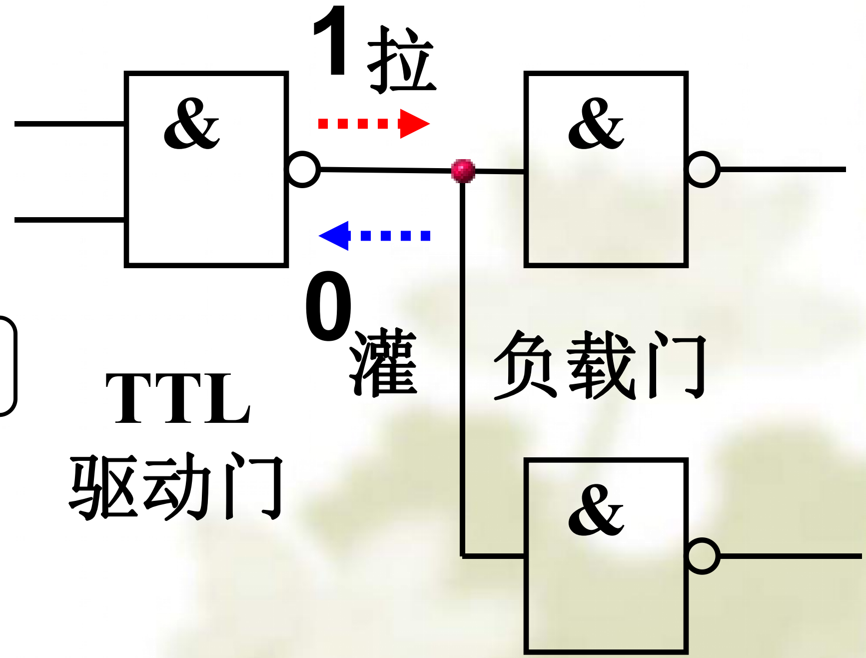
$$N_0 = I_{0\mathrm{Lmax}} / I_{\mathrm{IL}}$$

output　　Low

或者…在拉电流时：

$$N_0' = I_{0\mathrm{Hmax}} / I_{\mathrm{IH}}$$

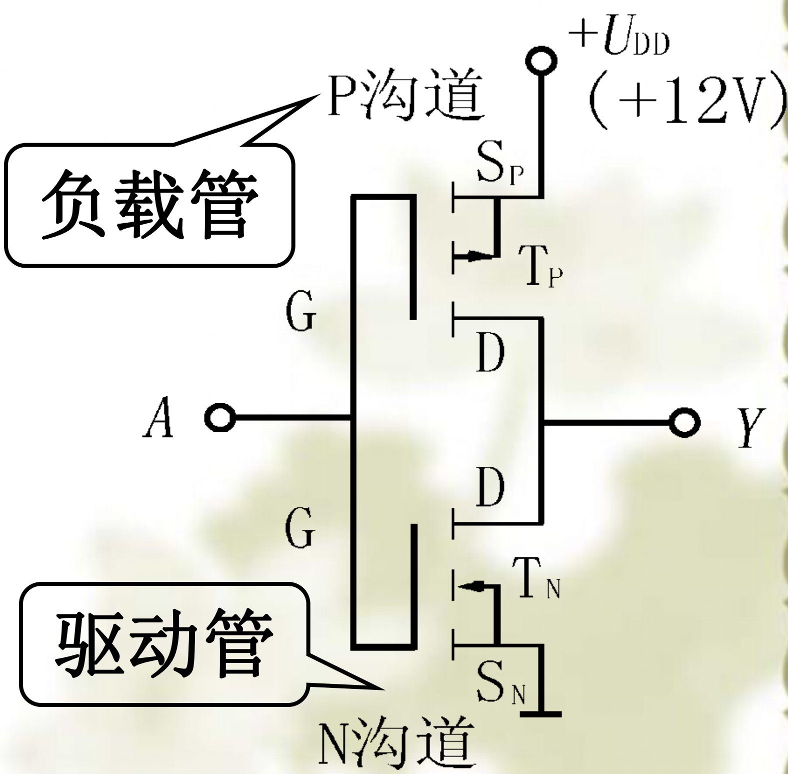
output　　High



2. CMOS门电路

（1）CMOS非门电路 $\boxed{Y=\overline{A}}$ 常称CMOS反相器

驱动管T_N是N沟道增强型(NMOS)，负载管T_P是P沟道增强型(PMOS)，两者联成互补对称的结构。

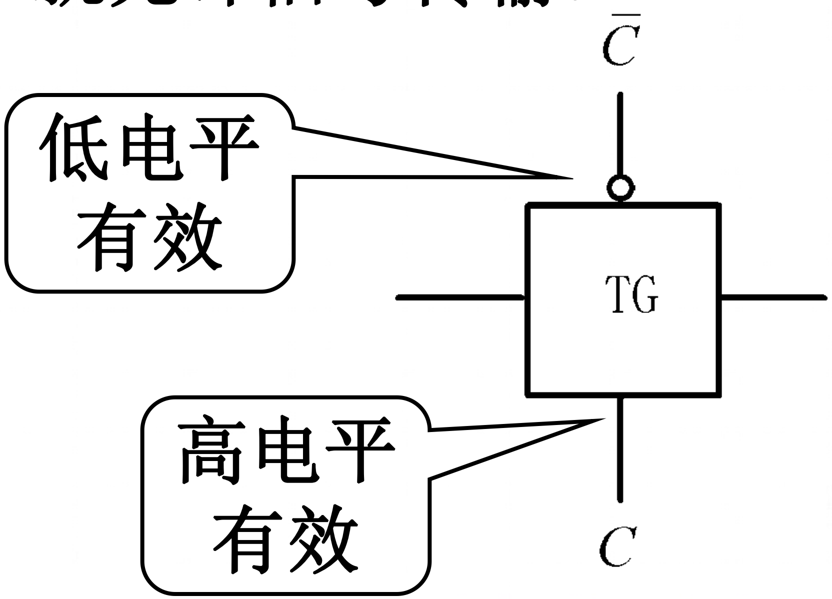


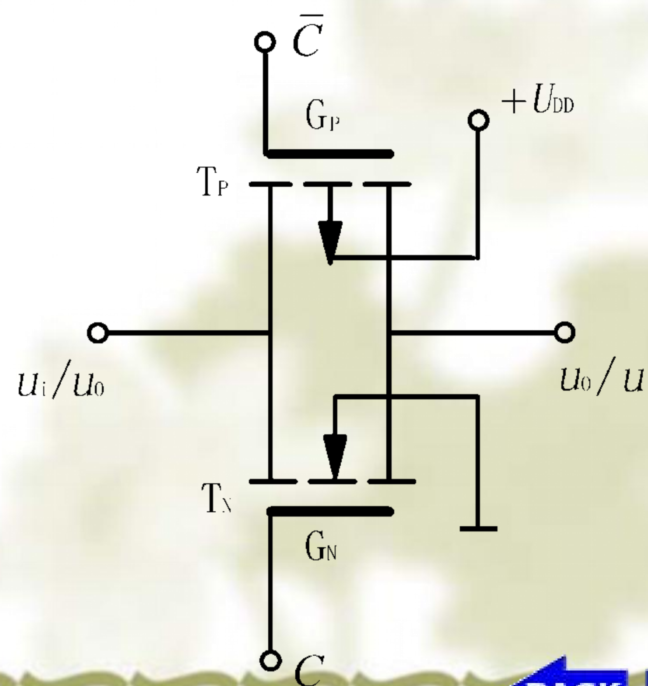
无论电路处于何种状态，两管中总有一个截止，所以它的静态功耗极低，有微功耗电路之称。

2. CMOS门电路

（2）CMOS传输门电路　　相当于理想开关

传输门的开通与关断取决于控制信号C和$\overline{C}$，在$\overline{C}$输入端加了符号“○”，喻意$\overline{C}$低电平有效，即 $\overline{C}$＝0就允许信号传输。

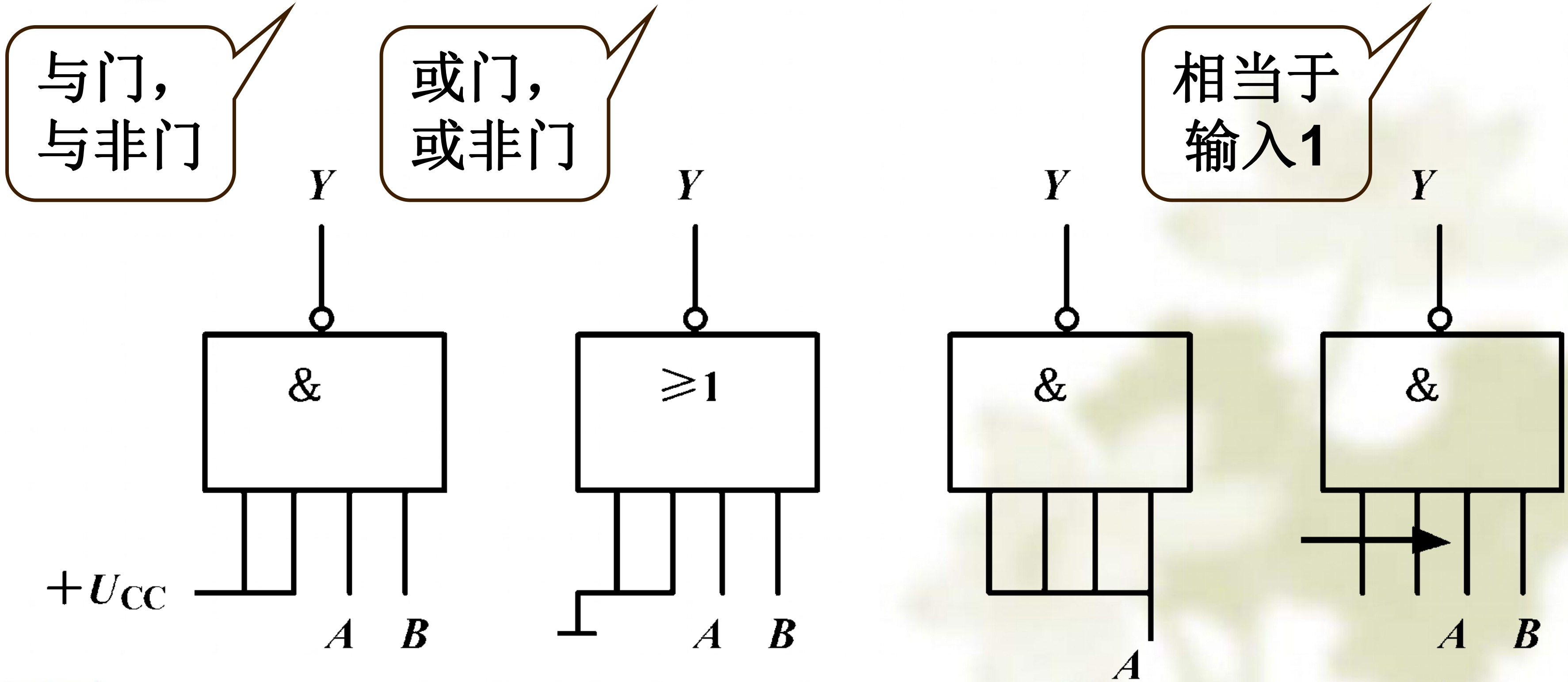




3. 集成门电路使用的一些实际问题

TTL门电路多余输入端的处理

①接高电平；②接低电平；③并联；④剪短悬空



第三节　组合逻辑电路的分析和设计

一、逻辑代数基础

二、逻辑函数的化简和转换

三、组合逻辑电路的分析

四、组合逻辑电路的设计

一、逻辑代数基础

逻辑代数的常用公式

序号	公式a	公式b	名称
1	$A + 0 = A$	$A \cdot 0 = 0$	0、1律
2	$A + 1 = 1$	$A \cdot 1 = A$	
3	$A + A = A$	$A \cdot A = A$	重叠律
4	$A + \overline{A} = 1$	$A \cdot \overline{A} = 0$	互补律
5	$A + (B + C) = (A + B) + C$	$A \cdot (B \cdot C) = (A \cdot B) \cdot C$	结合律
6	$A + B = B + A$	$A \cdot B = B \cdot A$	交换律
7	$A \cdot (B + C) = A \cdot B + A \cdot C$	$A + B \cdot C = (A + B) \cdot (A + C)$	分配律
8	$\overline{A \cdot B} = \overline{A} + \overline{B}$	$\overline{A + B} = \overline{A} \cdot \overline{B}$	反演律
9	$\overline{\overline{A}} = A$		还原律

HOME BACK NEXT

吸收律

$$A + A \cdot B = A \qquad A \cdot (A + B) = A$$

$$A + \overline{A} \cdot B = A + B$$

$$(A + B) \cdot (A + C) = A + BC$$

其它常用恒等式

$$AB + \overline{A}C + BC = AB + A\overline{C}$$

$$AB + \overline{A}C + BCD = AB + A\overline{C}$$

1. 逻辑代数的基本规则

1）代入规则：

1）代入规则

在任何一个包含变量A逻辑等式中，如果用另一个函数式代入式中A的位置， 则等式仍然成立。这一规则称为代入规则。

2）反演规则

例：B (A + C) = BA+BC，

3） 对偶规则

用A + D代替A，得

$$B\,[(A+D)+C\,] = B(A+D) + BC = BA + BD + BC$$

2.1.2 逻辑代数的基本规则

2）反演规则：将逻辑表达式L中的与（• ）换成或（+），或（+）换成与（•）；再将原变量换为非变量，非变量换为原变量；并将1换成0，0换成1；那么，所得的函数式就是 $\overline{L}$ 。

$$L = \overline{A}\overline{B} + CD + 0$$

$$\overline{L} = (A + B) \cdot (\overline{C} + \overline{D}) \cdot 1 = (A + B)(\overline{C} + \overline{D})$$

注意事项：

（1）保持原来的运算优先顺序，

（2）对于反变量以外的非号应保留不变。

$$L = A + \overline{B\overline{C} + \overline{D + \overline{E}}} \qquad \overline{L} = ?$$

HOME BACK NEXT

2.1.2 逻辑代数的基本规则

3）对偶规则：将逻辑表达式L中的与（• ）换成或（+），或（+）换成与（•）；并将1换成0，0换成1；那么，所得的函数式就是L的对偶式，记作L' 。

$$L=(A+\overline{B})(A+C)$$

$$L'=A\overline{B}+AC$$

例 试证明 A+BC=(A+B)(A+C)

分别写出其对偶式：A(B+C) AB+AC

由分配律知：A(B+C) ＝AB+AC

故 A+BC=(A+B)(A+C)

2 最小项的定义及其性质

1）最小项的定义：

n变量的最小项，是n个因子的乘积，每个变量都以它的原变量或非变量的形式在乘积中**出现，且只出现一次。**

如三变量逻辑函数 f(A B C)

$\bar{A}\bar{B}\bar{C}$　　$\bar{A}\bar{B}C$　　ABC　　----------**最小项**

$\bar{A}\bar{B}$　　$\bar{A}\bar{B}\bar{C}A$　　A(B + C)　　---------**不是最小项**

*n*变量逻辑函数的最小项共有2^n个

2 最小项的定义及其性质

2）最小项的性质

- 对于任意一个最小项，只有一组变量取值使得它的值为1；
- 不同的最小项，使它的值为1的那一组变量取值也不同；
- 对于变量的任一组取值，任意两个最小项的乘积为0；
- 对于变量的任一组取值，全体最小项之和为1。

A B C	$\overline{A}\,\overline{B}\,\overline{C}$	$\overline{A}\,\overline{B}C$	$\overline{A}B\overline{C}$	$\overline{A}BC$	$A\overline{B}\,\overline{C}$	$A\overline{B}C$	$AB\overline{C}$	ABC
0 0 0	1	0	0	0	0	0	0	0
0 0 1	0	1	0	0	0	0	0	0
0 1 0	0	0	1	0	0	0	0	0
0 1 1	0	0	0	1	0	0	0	0
1 0 0	0	0	0	0	1	0	0	0
1 0 1	0	0	0	0	0	1	0	0
1 1 0	0	0	0	0	0	0	1	0
1 1 1	0	0	0	0	0	0	0	1

2　最小项的定义及其性质

3）最小项的编号 三个变量的所有最小项的真值表

			m_0	m_1	m_2	m_3	m_4	m_5	m_6	m_7
A	B	C	$\bar{A}\bar{B}\bar{C}$	$\bar{A}\bar{B}C$	$\bar{A}B\bar{C}$	$\bar{A}BC$	$A\bar{B}\bar{C}$	$A\bar{B}C$	$AB\bar{C}$	ABC
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

最小项的表示：通常用m_i表示最小项，m表示最小项,下标 i 为最小项编号。

2 逻辑函数的最小项表达式

逻辑函数的最小项表达式：—— 唯一的

- **为“与或”逻辑表达式；**
- **在“与或”式中的每个乘积项都是最小项。**

例1 将 $L(A,B,C)=AB+\bar{A}C$ **化成最小项表达式**

$$L(A,B,C)=AB(C+\bar{C})+\bar{A}(B+\bar{B})C$$

$$=ABC+AB\bar{C}+\bar{A}BC+A\bar{B}C$$

$$=m_7+m_6+m_3+m_5$$

$$=\sum m(7,6,3,5)$$

4）无关项

约束项：如果真值表中禁止输入变量为某些值，该组值对应的最小项叫做约束项，取值为零。

任意项：如果真值表中输入变量某些组合的取值对函数没有影响，可有可无，不影响电路功能，其对应的最小项叫做任意项。

约束项和任意项统称无关项。把它们加入到逻辑函数表达式中，不会改变函数原来的关系。利用写入无关项的方法常可化简具有无关项的逻辑函数。

二、逻辑函数的化简和转换

方法： 并项法：$A+\overline{A}=1$

$$L=\overline{A}\,\overline{B}C+\overline{A}\,\overline{B}\,\overline{C}=\overline{A}\,\overline{B}(C+\overline{C})=\overline{A}\,\overline{B}$$

吸收法：$A+AB=A$

$$L=\overline{A}B+\overline{A}BCD(E+F)=\overline{A}B$$

消去法：$A+\overline{A}B=A+B$

$$L=AB+\overline{A}C+\overline{B}C=AB+(\overline{A}+\overline{B})C$$

$\overline{A}+\overline{B}=\overline{AB}$

$$=AB+\overline{AB}C=AB+C$$

$A+\overline{A}B=A+B$

配项法：$A+\overline{A}=1$

$$L=AB+\overline{A}\,\overline{C}+B\overline{C}=AB+\overline{A}\,\overline{C}+(A+\overline{A})B\overline{C}$$

$$=AB+\overline{A}\,\overline{C}+AB\overline{C}+\overline{A}B\overline{C}$$

$$=(AB+AB\overline{C})+(\overline{A}\,\overline{C}+\overline{A}\,\overline{C}B)$$

$$=AB+\overline{A}\,\overline{C}$$

证明:

1、分配律: $A+BC=(A+B)(A+C)$

证明: 右边 $=(A+B)(A+C)$

$=AA+AB+AC+BC$; 分配律

$=A\ \ +A(B+C)+BC$; 结合律, $AA=A$

$=A(1+B+C)+BC$; 结合律

$=A\cdot 1+BC$; $1+B+C=1$

$=A+BC$; $A\cdot 1=1$

=左边

HOME BACK NEXT

2）吸收律

原变量吸收： $A+AB=A$ $A(A+B)=A$

$\overline{A}+AB=\overline{A}+B$

反变量吸收： $A+\overline{A}B=A+B$

注： 红色变量被吸收掉！

证明： $A+\overline{A}B=A+AB+\overline{A}B$

$=A+(A+\overline{A})B$

$=A+1\bullet B$; $A+\overline{A}=1$

$=A+B$

HOME BACK NEXT

3）常用恒等式

$$AB+A\overline{B}=A$$

$$AB+\overline{A}C+BC=AB+\overline{A}C$$

证明：

$$AB+\overline{A}C+BC=AB+\overline{A}C+(A+\overline{A})BC$$

$$=\underline{AB}+\underline{\overline{A}C}+\underline{ABC}+\underline{\overline{A}BC}$$

$$=AB(1+C)+\overline{A}C(1+B)$$

$$=AB+\overline{A}C$$

HOME BACK NEXT

4）化简逻辑函数 $Y=\overline{A}BC+A\overline{B}C+AB\overline{C}+ABC$

【解】利用公式$A+A=A$，把上式改写成

$$Y=(\overline{A}BC+ABC)+(A\overline{B}C+ABC)+(AB\overline{C}+ABC)$$

所以：$Y=BC(\overline{A}+A)+AC(\overline{B}+B)+AB(\overline{C}+C)$

$=AB+BC+AC$

试用代数化简法将逻辑函数化简成最简与-或表达式。

$$L = AC + \overline{B}C + B\overline{D} + A(B + \overline{C}) + \overline{A}C\overline{D} + A\overline{B}DE$$

【解题方法】

利用代数法化简逻辑函数，即用逻辑代数的基本公式和常用公式以及运算规则，消去函数中多余的乘积项和每一乘积项中多余的因子。

$$L = AC + \overline{B}C + B\overline{D} + A(B + \overline{C}) + \overline{A}C\overline{D} + A\overline{B}DE$$

$$= A(C + B + \overline{C} + \overline{B}DE) + \overline{B}C + B\overline{D} + \overline{A}C\overline{D}$$

$$= A + \overline{B}C + B\overline{D} + \overline{A}C\overline{D}$$

$$= A + \overline{B}C + B\overline{D} + C\overline{D} = A + \overline{B}C + B\overline{D} + (B + \overline{B})C\overline{D}$$

$$= A + \overline{B}C + B\overline{D}$$

HOME BACK NEXT

** 用卡诺图表示逻辑函数

1、卡诺图：——逻辑函数的图形表示法。

将一个逻辑函数最小项表达式中的各最小项相应地填入一个特定的方格图内，并使具有逻辑相邻的最小项在几何位置上也相邻地排列起来，此方格图就称为卡诺图。

逻辑相邻的最小项：如果两个最小项只有一个变量互为反变量，那么，就称这两个最小项在逻辑上相邻。

如最小项 $m_6=AB\overline{C}$、与 $m_7=ABC$ 在逻辑上相邻

m_6	m_7

**用卡诺图表示逻辑函数

一变量卡诺图

$\bar{A}$	A
m_0	m_1

$L(A)=\overline{A}+A$ $=m_0+m_1$

两变量卡诺图

m_0	m_1	m_3	m_2

$L(AB)=\overline{A}\,\overline{B}+\overline{A}B+A\overline{B}+AB$

$=m_0+m_1+m_2+m_3$

三变量卡诺图

A \ BC	00	01	11	10
0	m_0	m_1	m_3	m_2
1	m_4	m_5	m_7	m_6

四变量卡诺图

AB \ CD	00	01	11	10
00	m_0	m_1	m_3	m_2
01	m_4	m_5	m_7	m_6
11	m_{12}	m_{13}	m_{15}	m_{14}
10	m_8	m_9	m_{11}	m_{10}

** 用卡诺图表示逻辑函数

2、卡诺图的特点

- 各小方格对应于各变量不同的组合，而且上下左右在几何上相邻的方格内只有一个因子有差别，这个重要特点成为卡诺图化简逻辑函数的主要依据。

AB \ CD	00	01	11	10
00	m_0	m_1	m_3	m_2
01	m_4	m_5	m_7	m_6
11	m_{12}	m_{13}	m_{15}	m_{14}
10	m_8	m_9	m_{11}	m_{10}

A B D

** 用卡诺图化简逻辑函数

1、卡诺图化简的依据

AB \ CD	00	01	11	10
00	m_0	m_1	m_3	m_2
01	m_4	m_5	m_7	m_6
11	m_{12}	m_{13}	m_{15}	m_{14}
10	m_8	m_9	m_{11}	m_{10}

$$\bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}CD = \bar{A}\bar{B}D$$

$$\bar{A}B\bar{C}D + \bar{A}BCD = \bar{A}BD$$

$$\bar{A}\bar{B}D + \bar{A}BD = \bar{A}D$$

$$A\bar{B}D + ABD = AD$$

$$\bar{A}D + AD = D$$

相邻项相加时，反复应用，$A+\bar{A}=1$ 公式，函数表达式的项数和每项所含的因子数就会减小.

**用卡诺图化简逻辑函数

2、用卡诺图化简逻辑函数的一般步骤

A.画出逻辑函数的卡诺图。

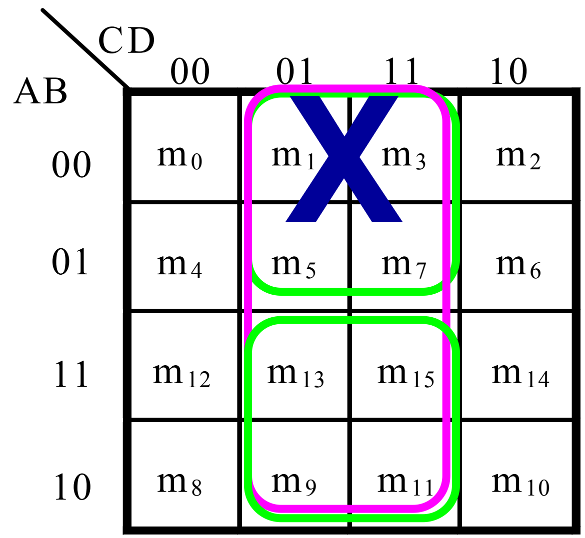
B. 合并最小项，即将相邻的为1的方格圈成一组。

C. 将所有包围圈对应的乘积项相加。

** 用卡诺图化简逻辑函数

画包围圈时应遵循的原则：

1. 包围圈内的方格数一定是2^n个，且包围圈必须呈矩形。
2. 循环相邻特性包括上下底相邻，左右边相邻和四角相邻。
3. 同一方格可以被不同的包围圈重复包围多次，但新增的包围圈中一定要有原有包围圈未曾包围的方格。

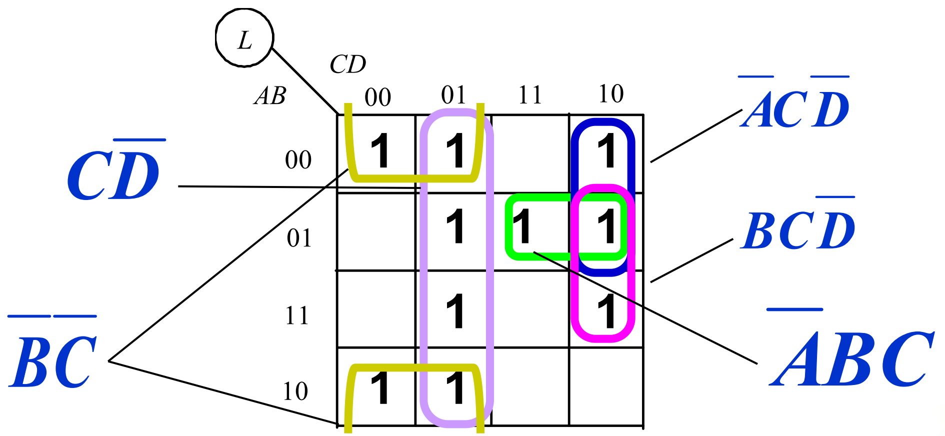


4. 一个包围圈的方格数要尽可能多,包围圈的数目要可能少。

卡诺图化简举例

例1 用卡诺图化简逻辑函数

$$L(A,B,C,D)=\sum m(0,1,2,5,6,7,8,9,13,14)$$



$$L=\overline{C}D+\overline{B}\,\overline{C}+\overline{A}BC+\overline{A}C\overline{D}+BC\overline{D}$$

例 2 用卡诺图化简逻辑函数

$$L=\overline{A}\,\overline{B}\,\overline{C}+A\overline{C}\,\overline{D}+A\overline{B}+ABC\overline{D}+\overline{A}\,\overline{B}C$$

L AB \ CD	00	01	11	10
00	1	1	1	1
01				
11	1			1
10	1	1	1	1

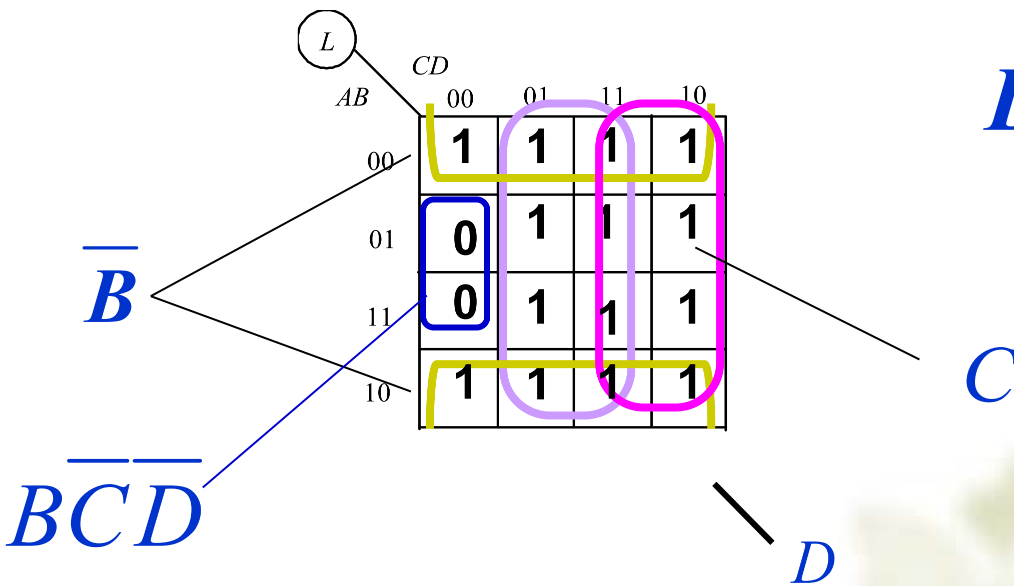
$\overline{B}$

$A\overline{D}$

$$L=\overline{B}+A\overline{D}$$

卡诺图化简举例

该例说明：画包围圈时，可包围1，也可包围0



$$L=\overline{B}+C+D$$

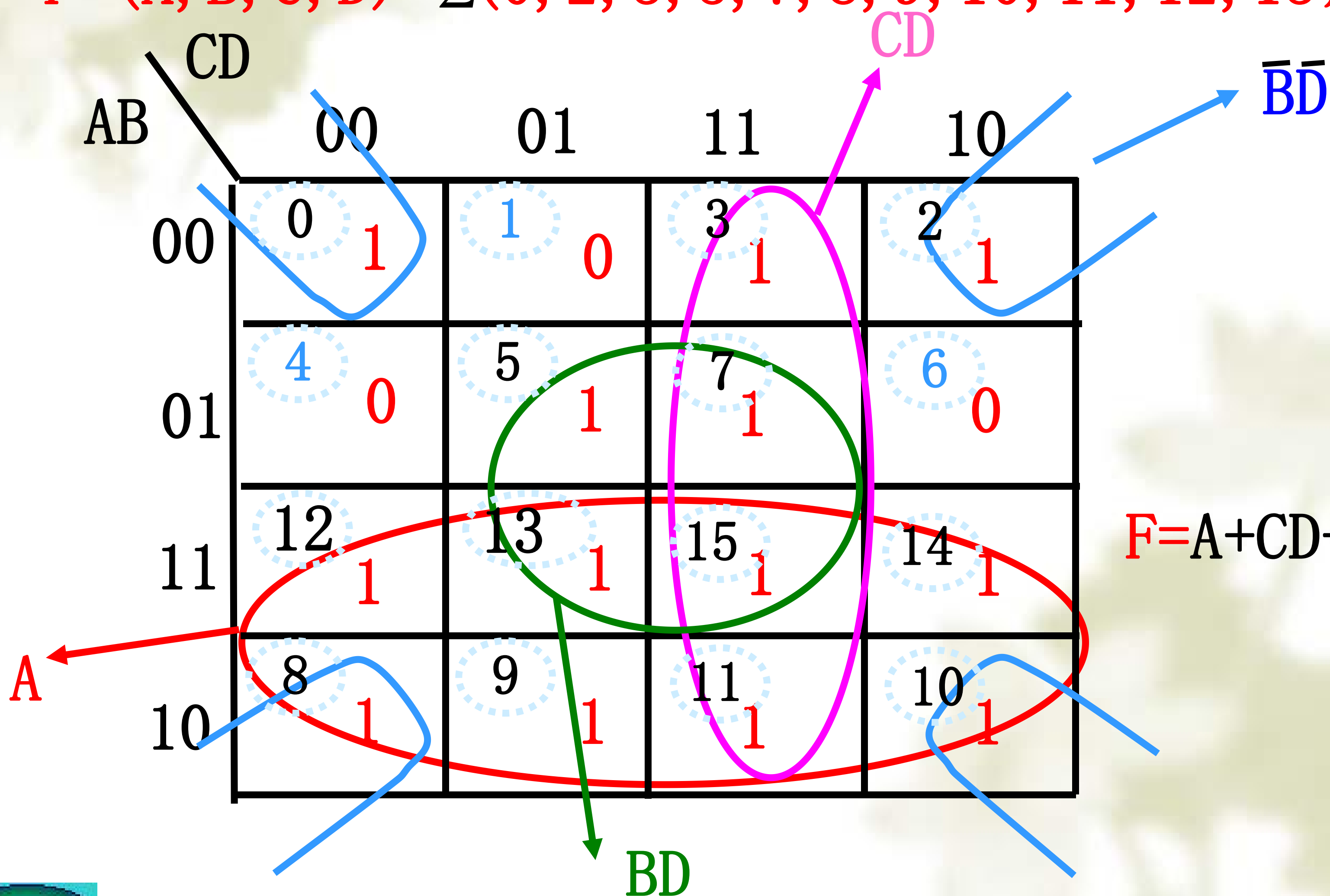
$$\overline{L}=B\overline{C}\overline{D}$$

$$L=\overline{B}+C+D$$

HOME BACK NEXT

卡诺图化简举例

$F=(A,B,C,D)=\sum(0,2,3,5,7,8,9,10,11,12,13,14,15)$



$F=A+CD+BD+\bar{B}\bar{D}$

两点说明：

① 在有些情况下，最小项的圈法不只一种，得到的各个乘积项组成的与或表达式各不相同，哪个是最简的，要经过比较、检查才能确定。

CD \ AB	00	01	11	10
00	1	1	0	1
01	0	1	1	1
11	0	0	1	1
10	0	0	0	0

$\bar{A}\bar{C}\bar{D}+B\bar{C}D+A\bar{B}\bar{C}+AD$

不是最简

CD \ AB	00	01	11	10
00	1	1	0	1
01	0	1	1	1
11	0	0	1	1
10	0	0	0	0

$\bar{B}\bar{C}\bar{D}+\bar{A}B\bar{C}+AD$

最简

② 在有些情况下，不同圈法得到的与或表达式都是最简形式。即一个函数的最简与或表达式不是唯一的。

CD \ AB	00	01	11	10
00	1	1	0	0
01	1	1	1	0
11	0	0	1	0
10	1	0	1	0

CD \ AB	00	01	11	10
00	1	1	0	0
01	1	1	1	0
11	0	0	1	0
10	1	0	1	0

$\overline{A}\,\overline{C}+\overline{A}\,\overline{B}\,\overline{D}+ABC+\underline{B\overline{C}D}$

$\overline{A}\,\overline{C}+\overline{A}\,\overline{B}\,\overline{D}+ABC+\underline{A\overline{B}D}$

2. 真值表与逻辑式的转换

设计一个三人举手表决器,Y为结果，半数以上人通过：Y=1

Y=1对应的最小项？

$$Y = m_3 + m_5 + m_6 + m_7$$

$$\therefore Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

N	A	B	C	Y
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

m_7=?

3．逻辑式与逻辑图的转换

$$Y = AB + BC + AC$$

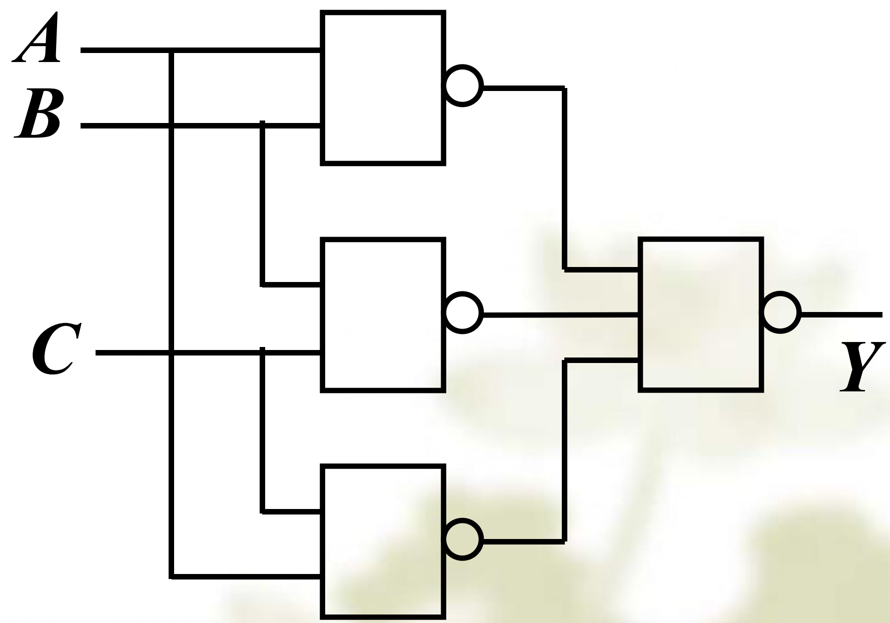
$$= \overline{\overline{AB + BC + AC}}$$

$$= \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{AC}}$$

对下式加入两个ABC后再化简

$$\therefore Y = \bar{A}BC + A\bar{B}C$$

$$+ AB\bar{C} + ABC$$



三人举手表决电路图

例　已知逻辑函数表达式为

$$L = AB\overline{D} + \overline{A}\,\overline{B}\,\overline{D} + ABD + \overline{A}\,\overline{B}\,\overline{C}D + \overline{A}\,\overline{B}CD$$

要求：（1）最简的与-或逻辑函数表达式，并画出相应的逻辑图；
（2）仅用与非门画出最简表达式的逻辑图。

解：

$$L = AB(\overline{D} + D) + \overline{A}\overline{B}\overline{D} + \overline{A}\overline{B}D(\overline{C} + C)$$

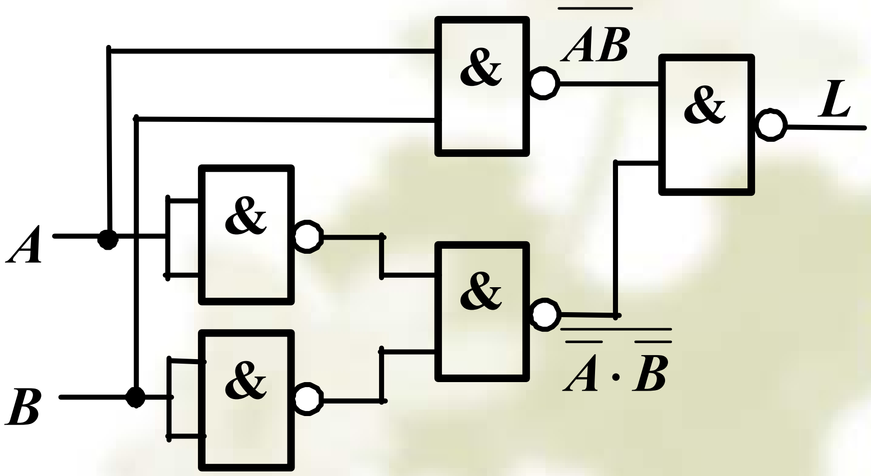
$$= AB + \overline{A}\overline{B}\overline{D} + \overline{A}\overline{B}D$$

$$= AB + \overline{A}\overline{B}(D + \overline{D})$$

$$= AB + \overline{A}\overline{B}$$

$$= \overline{\overline{AB + \overline{A}\overline{B}}}$$

$$= \overline{\overline{AB}\cdot\overline{\overline{A}\overline{B}}}$$



HOME
BACK
NEXT

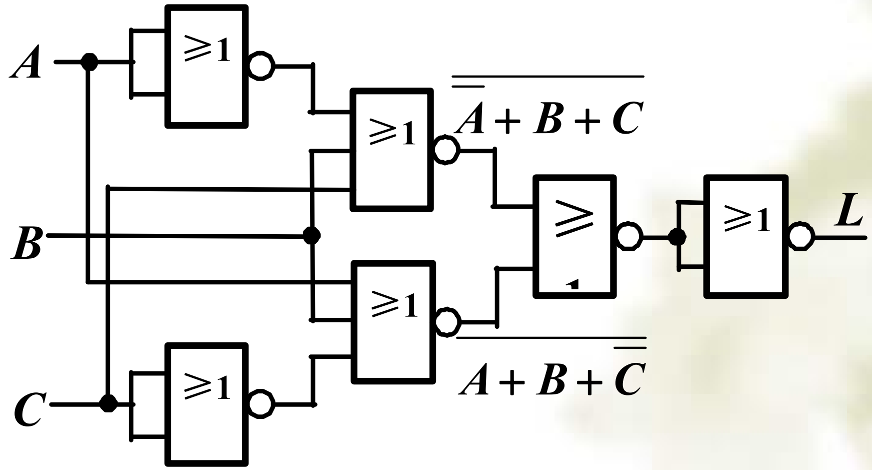
例　试对逻辑函数表达式 $L=\bar{A}\bar{B}C+A\bar{B}\bar{C}$

进行变换，仅用或非门画出该表达式的逻辑图。

解：$L=\bar{A}\bar{B}C+A\bar{B}\bar{C}=\overline{\overline{\bar{A}\bar{B}C}}+\overline{\overline{A\bar{B}\bar{C}}}$

$=\overline{A+B+\bar{C}}+\overline{\bar{A}+B+C}$

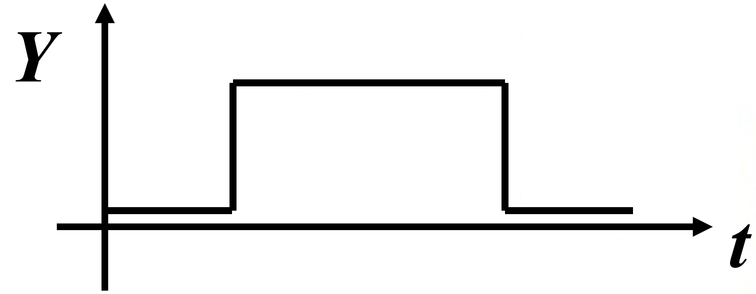
$=\overline{\overline{\overline{A+B+\bar{C}}+\overline{\bar{A}+B+C}}}$

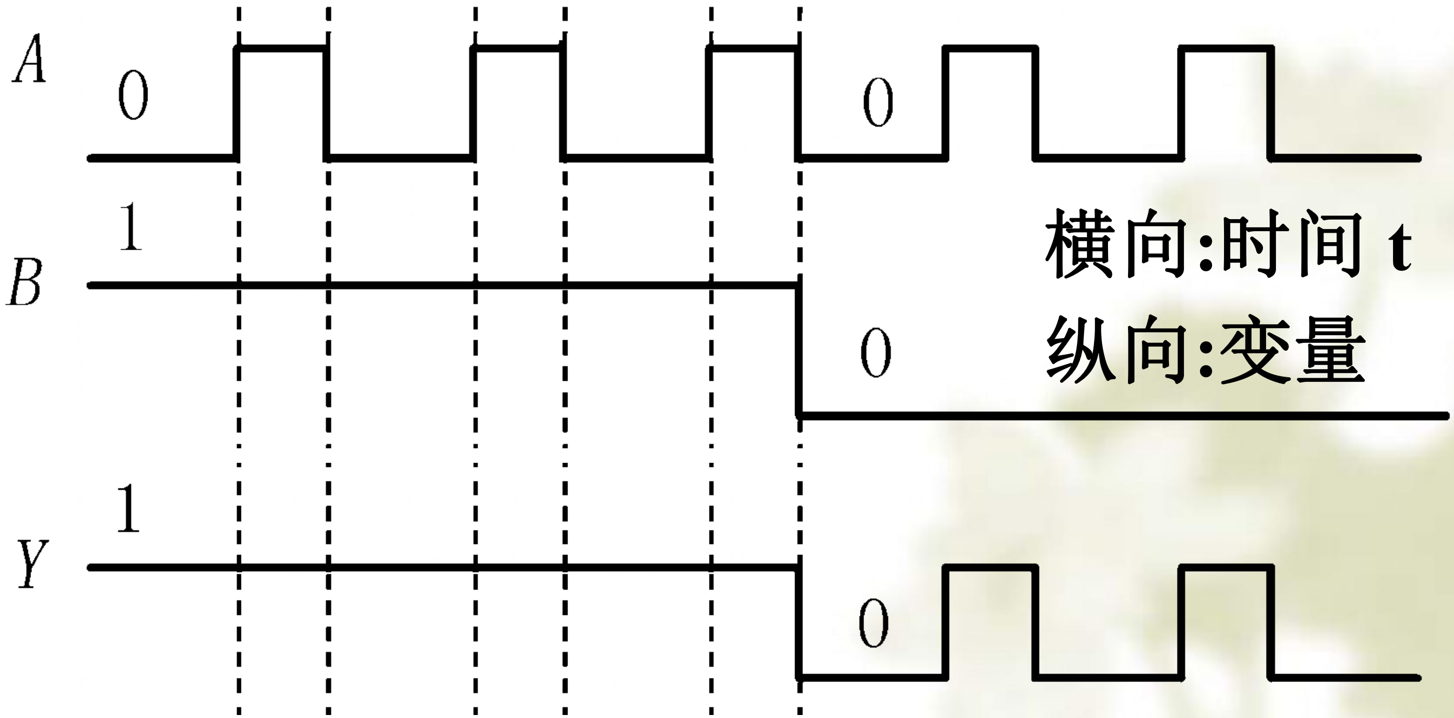


4．输入与输出波形图

例如：

$Y = A + B$





横向:时间 t

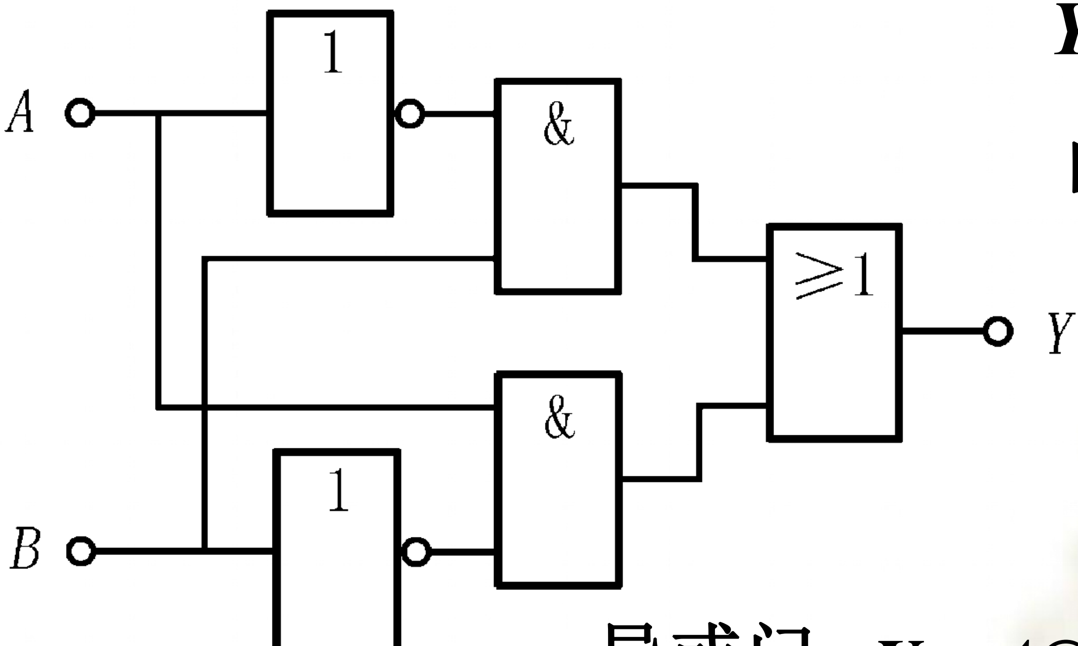
纵向:变量

三、组合逻辑电路的分析

【例题】 组合逻辑电路如图示，分析该电路的逻辑功能。

【解】 由逻辑图逐级写出逻辑式

$$Y=\overline{A}B+A\overline{B}$$

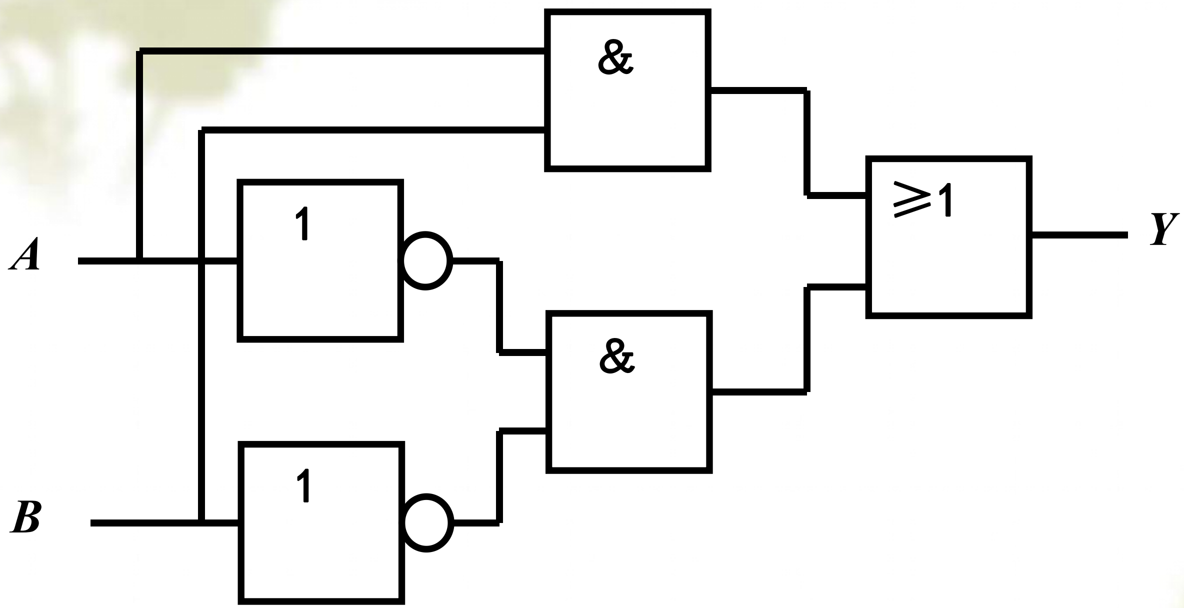


由逻辑式写出真值表

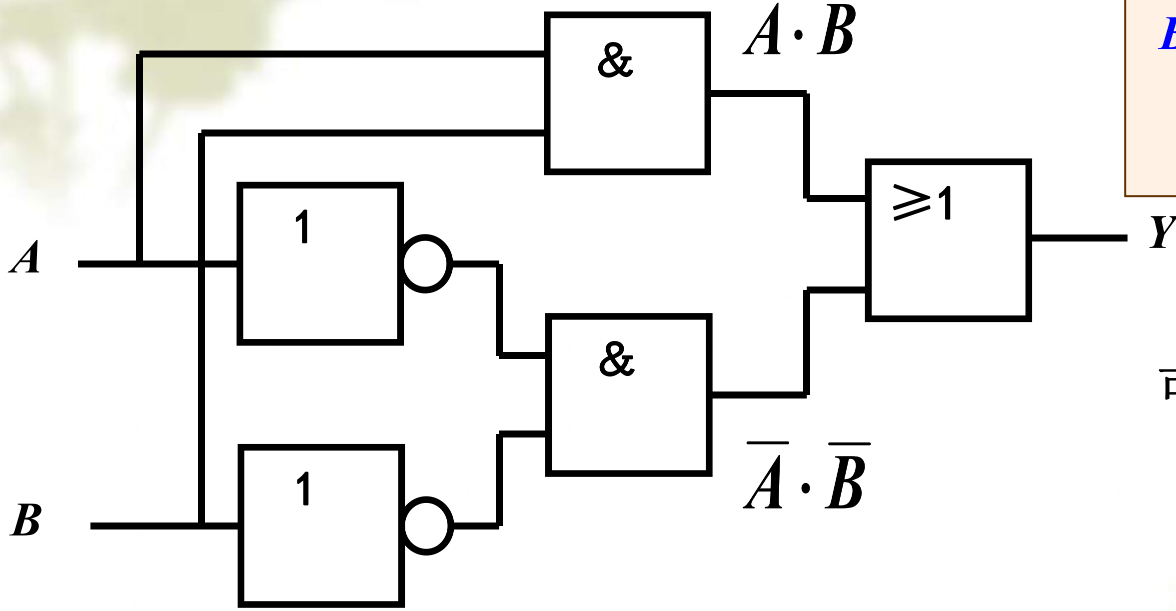
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

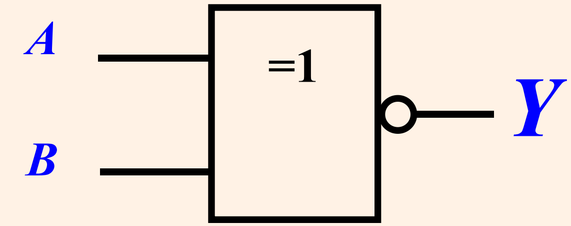
异或门：$Y=A\oplus B$

例：



同或门





同或门逻辑符号

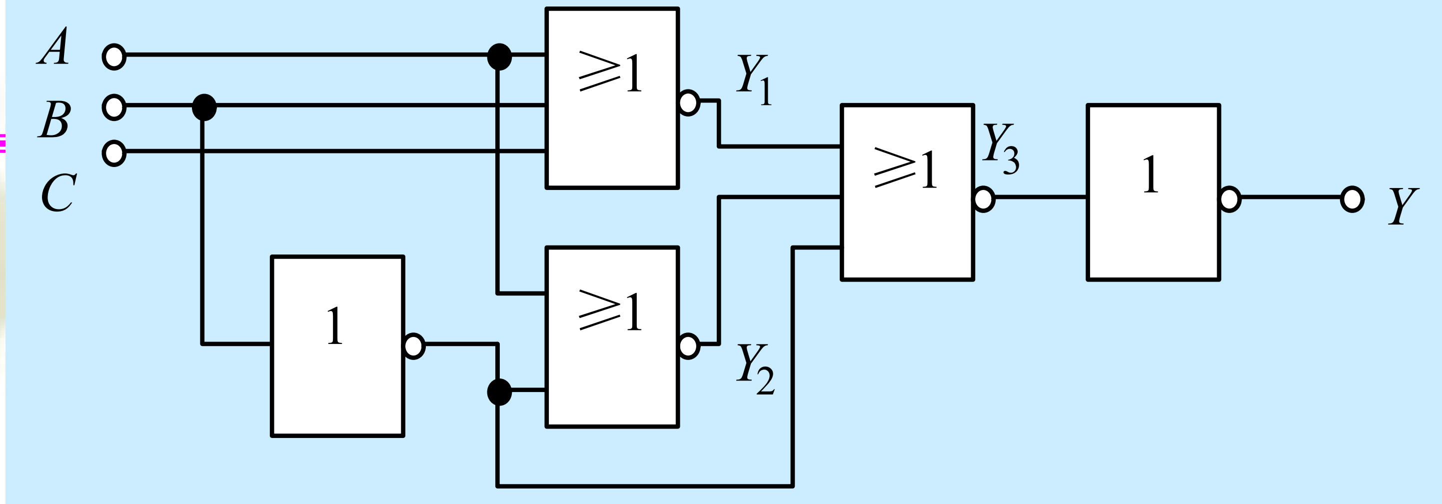
$$Y = A \cdot B + \overline{A} \cdot \overline{B}$$

可写成 $Y = A \odot B$

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

逻辑功能： A、B相同，则$Y=1$

例3：



$$\left.\begin{array}{l} Y_1=\overline{A+B+C} \\ Y_2=\overline{A+\overline{B}} \\ Y_3=\overline{X+Y+\overline{B}} \end{array}\right\} Y=\overline{Y_3}=Y_1+Y_2+\overline{B}=\overline{A+B+C}+\overline{A+\overline{B}}+\overline{B}$$

$$Y=\overline{A}\,\overline{B}\,\overline{C}+\overline{A}B+\overline{B}=\overline{A}B+\overline{B}$$

$$=\overline{A}+\overline{B}=\overline{A\cdot B}$$

HOME BACK NEXT

四、组合逻辑电路的设计

设计一个三人举手表决器,*Y*为结果，半数以上人通过：*Y*=1

Y＝1对应的最小项?

$$Y=m_3+m_5+m_6+m_7$$

$$\therefore Y=\overline{A}BC+A\overline{B}C$$

$$+AB\overline{C}+ABC$$

N	*A*	*B*	*C*	*Y*
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	1

$m_7=?$

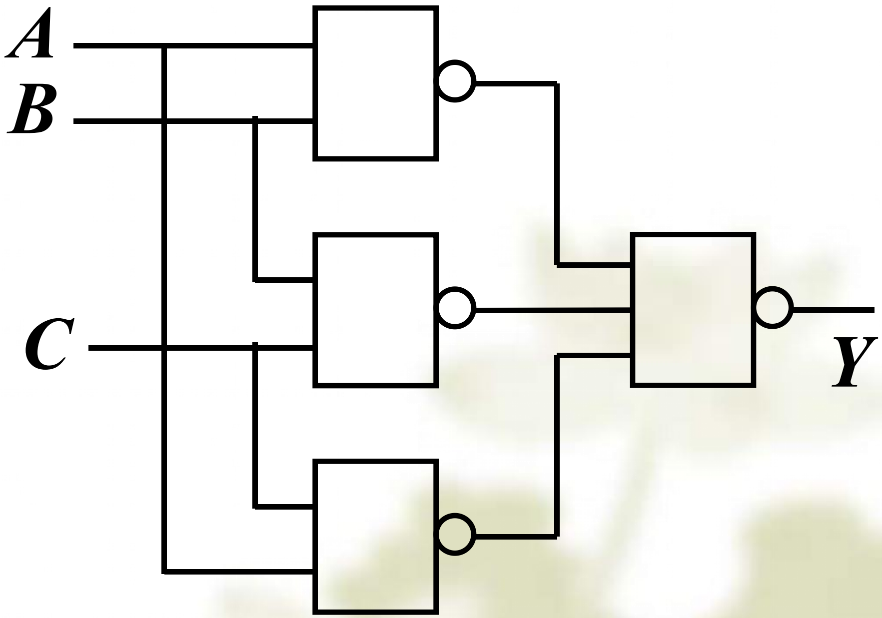
$$Y=\overline{A}BC+A\overline{B}C+AB\overline{C}+ABC$$

对上式加入两个ABC后再化简

$$Y=AB+BC+AC$$

$$=\overline{\overline{AB+BC+AC}}$$

$$=\overline{\overline{AB}\cdot\overline{BC}\cdot\overline{AC}}$$



三人举手表决电路图

【例题】 对人脑医学磁共振图像采用一种基于区域的分割识别技术，即依据病灶与正常组织在图像中反映出的亮度差异找到合适的域值进行分割检测。设图像检测结果的亮度状态为0～7种（000～111），0代表区域亮度最低，7代表区域亮度最高，区域阈值亮度为5。试设计一个组合逻辑电路，达到或高于阈值亮度时，输出信号Y=1，表示应将该区域分割挑选出来。

【解】 ①设输入变量为ABC，代表亮度状态000～111；列出真值表

区域阈值亮度≥5，则Y=1

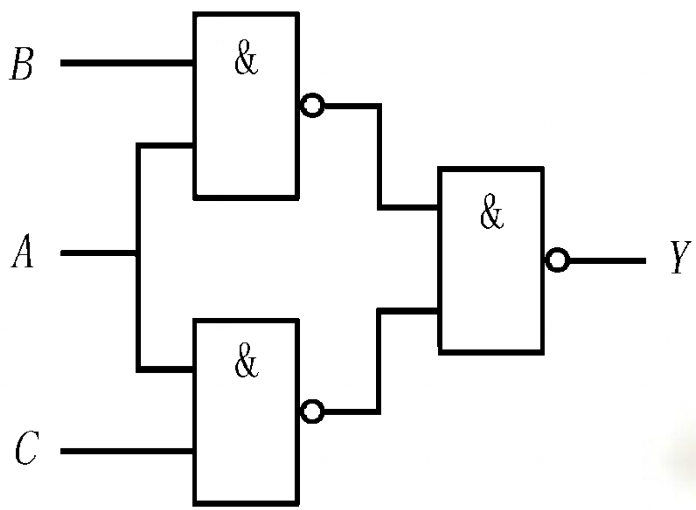
②写出Y的逻辑式并化简变换

$$Y = A\overline{B}C + AB\overline{C} + ABC$$

对上式加入一个ABC后再化简得：

$$Y = AB + AC = \overline{\overline{AB + AC}} = \overline{\overline{AB} \cdot \overline{AC}}$$

③画出逻辑图



A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

第四节 常用组合逻辑电路

一、加法器

二、编码器

三、译码器和数字显示

四、数据选择器

一、加法器

$$S=\bar{A}B+A\bar{B}$$

$$C=AB$$

1. 半加器 (half-adder)

当多位数相加时，半加器可用于最低位求和，并给出进位数C。

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

S: 和数
C: 进位

$$S=\overline{\overline{\bar{A}\cdot B+A\cdot\bar{B}}}$$

$$=\overline{\overline{\bar{A}\cdot B}\cdot\overline{A\cdot\bar{B}}}$$

$$=\overline{\overline{\overline{AB}\cdot A}\cdot\overline{\overline{AB}\cdot B}}$$

$$C=\overline{\overline{AB}}$$

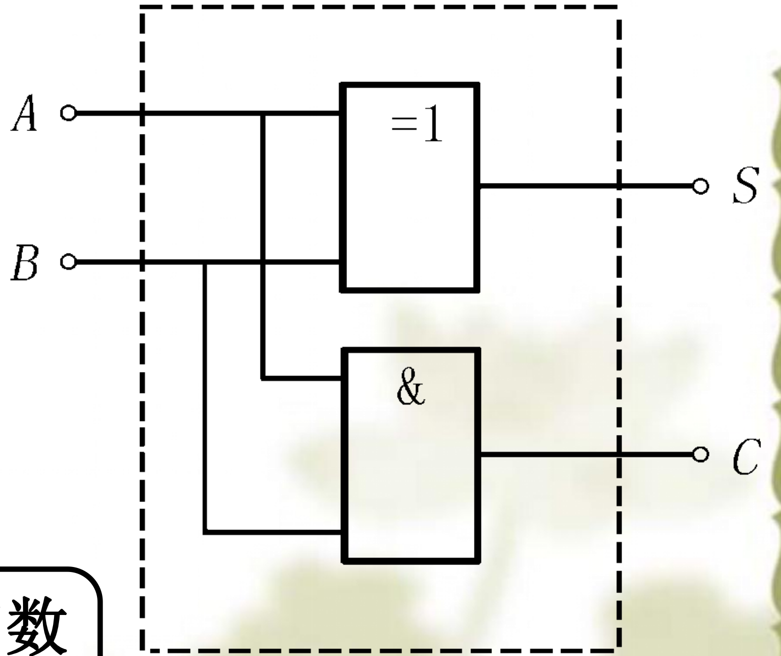
一、加法器

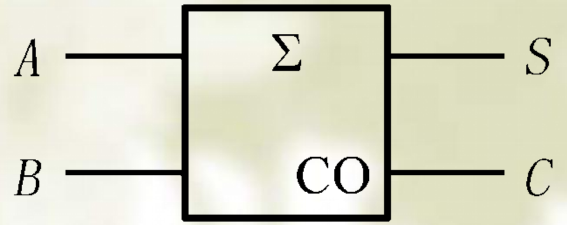
1. 半加器 (half-adder)

当多位数相加时，半加器可用于最低位求和，并给出进位数*C*。

A	*B*	*S*	*C*
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

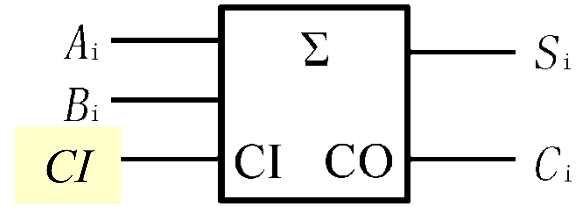
S: 和数
C: 进位

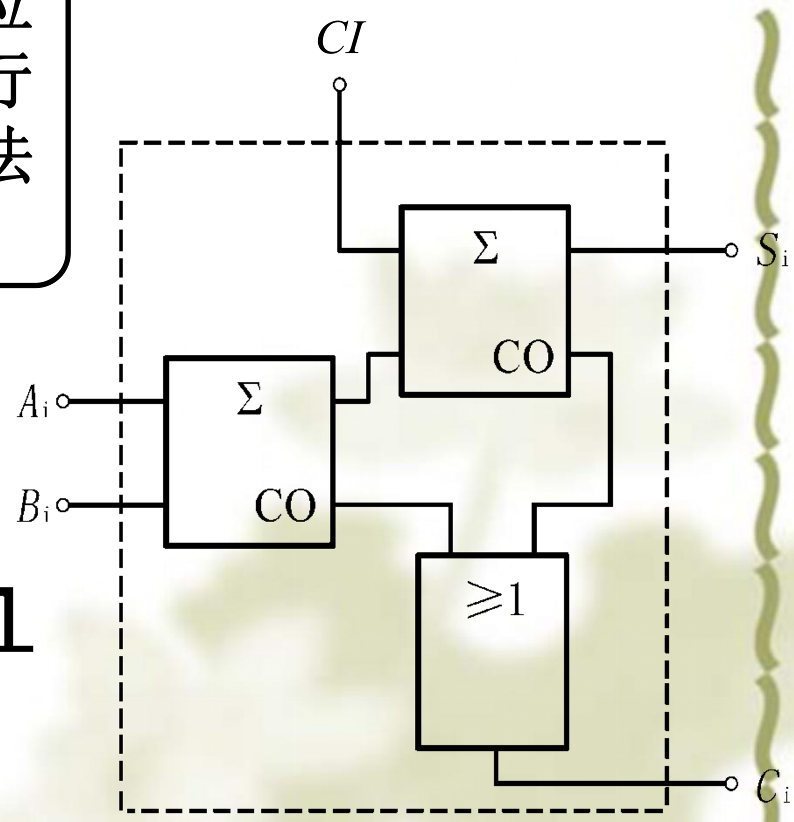


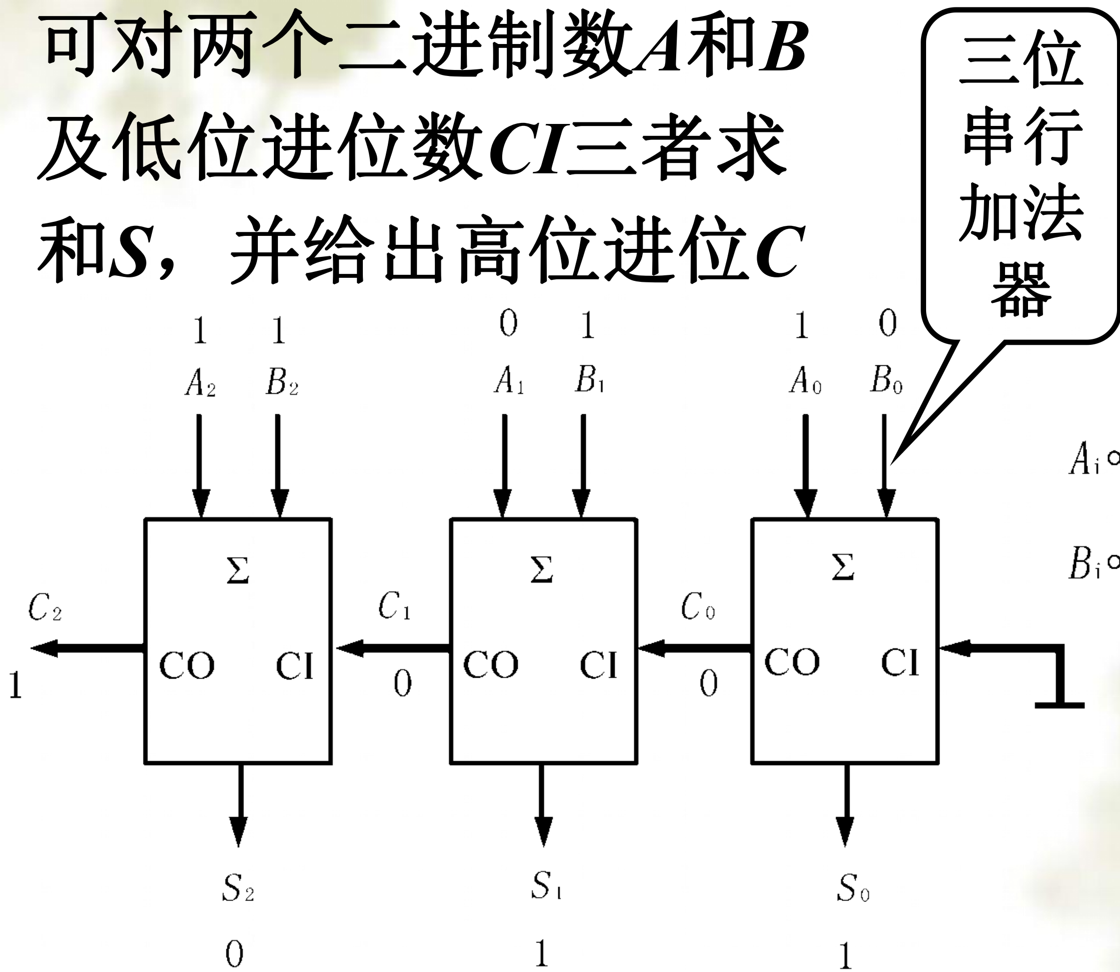


2. 全加器 (full-adder)

可对两个二进制数*A*和*B*及低位进位数*CI*三者求和*S*，并给出高位进位*C*







二、编码器

用途：编码(coding)是把字母、数字、文字或符号等信息编成一组二进制代码。

n位二进制代码有2^n种，可以表示2^n个信息

例如　3位二进制数：$Y_2Y_1Y_0$取 000～111

$\boxed{2^3=8}$

8种状态

8个输入变量(信息)I_0～I_7

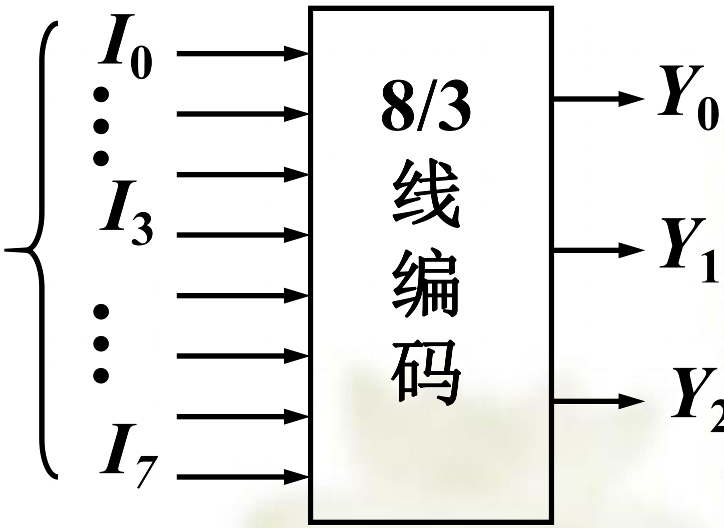
1. 二进制编码器

若I_0=1

则：I_0～I_7＝100···0

$Y_2Y_1Y_0$＝000

每组只允许一个输入信号有效（高电平1）



例如 3位二进制数：$Y_2Y_1Y_0$取 000～111

$\boxed{2^3=8}$

8种状态

8个输入变量(信息)I_0～I_7（最小项）

1. 二进制编码器

条件：每次只允许一个输入信号为1（有效）

由真值表得出逻辑式如下

$$Y_2 = I_4 + I_5 + I_6 + I_7$$

$$Y_1 = I_2 + I_3 + I_6 + I_7$$

$$Y_0 = I_1 + I_3 + I_5 + I_7$$

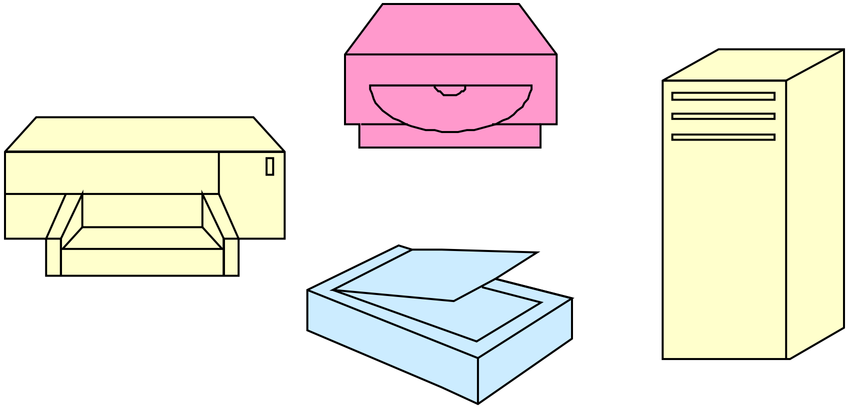
8/3线编码器真值表

输入最小项	各输出 Y_2	Y_1	Y_0
I_0	0	0	0
I_1	0	0	1
I_2	0	1	0
I_3	0	1	1
I_4	1	0	0
I_5	1	0	1
I_6	1	1	0
I_7	1	1	1

2. 优先编码器

优先编码器的提出：

如果有两个或更多输入信号有效，将会出现输出混乱。



必须根据轻重缓急，规定好这些外设允许操作的先后次序，即优先级别。

识别多个编码请求信号的优先级别，并进行相应编码的逻辑部件称为优先编码器。

8/3线优先编码器真值表

输　入									输　出				
EI	I_7	I_6	I_5	I_4	I_3	I_2	I_1	I_0	Y_2	Y_1	Y_0	GS	EO
1	×	×	×	×	×	×	×	×	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	0	×	×	×	×	×	×	×	0	0	0	0	1
0	1	0	×	×	×	×	×	×	0	0	1	0	1
0	1	1	0	×	×	×	×	×	0	1	0	0	1
0	1	1	1	0	×	×	×	×	0	1	1	0	1
0	1	1	1	1	0	×	×	×	1	0	0	0	1
0	1	1	1	1	1	0	×	×	1	0	1	0	1
0	1	1	1	1	1	1	0	×	1	1	0	0	1
0	1	1	1	1	1	1	1	0	1	1	1	0	1

三、译码器和数字显示

1. 二进制译码器

3/8线译码器

用途：把输入的二进制代码(000～111)译成对应的输出信号（$\overline{Y_0}$～$\overline{Y_7}$）

8位输出

3位输入

由74LS138型3/8线二进制译码器真值表写出逻辑式

$$\overline{Y_0} = \overline{\overline{A} \cdot \overline{B} \cdot \overline{C}} = \overline{m_0} \qquad \overline{Y_1} = \overline{m_1} \qquad \overline{Y_2} = \overline{m_2} \qquad \overline{Y_3} = \overline{m_3}$$

$$\overline{Y_4} = \overline{m_4} \qquad \overline{Y_5} = \overline{m_5} \qquad \overline{Y_6} = \overline{m_6} \qquad \overline{Y_7} = \overline{m_7}$$

二进制译码器各输出就是最小项表达式！

1. 二进制译码器

【例题】 逻辑式 $Y=\overline{A}\,\overline{B}C+\overline{A}B\overline{C}+A\overline{B}\,\overline{C}+ABC$，试用74LS138型3/8线二进制译码器实现逻辑函数。

【解】 输入为ABC　　$Y=\sum m(1,2,4,7)$

由于74LS138型3/8线二进制译码器各输出逻辑式就是最小项表达式，所以

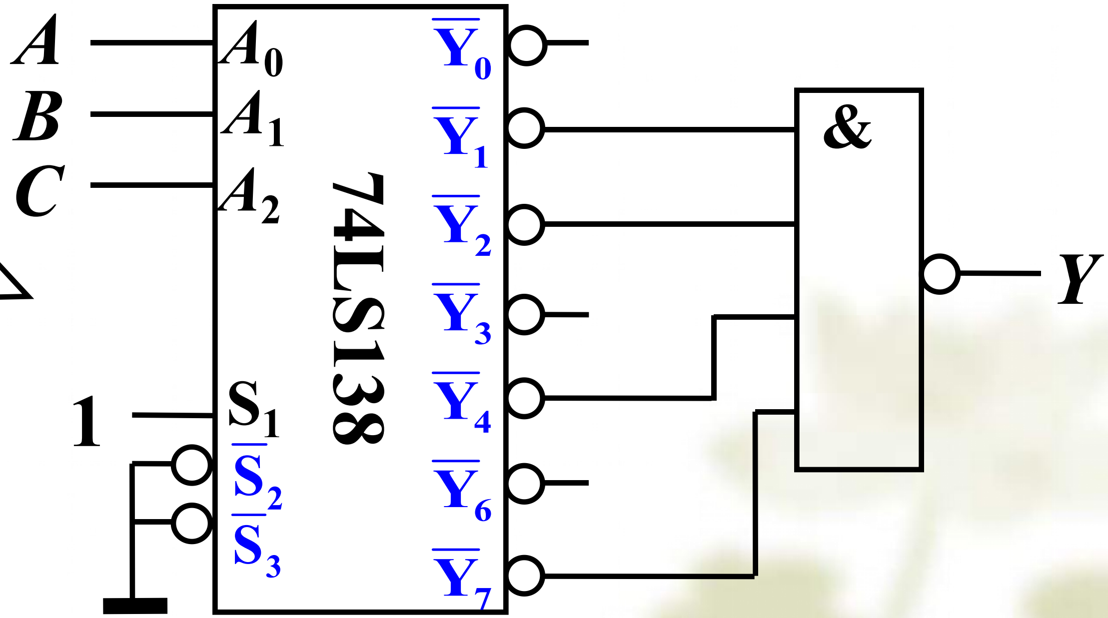
$$Y=\overline{\overline{\overline{\overline{Y}}_1+\overline{\overline{Y}}_2+\overline{\overline{Y}}_4+\overline{\overline{Y}}_7}}=\overline{\overline{Y}_1\overline{Y}_2\overline{Y}_4\overline{Y}_7}$$

$$\boxed{\text{二进制译码器各输出就是最小项表达式！}}$$

一个3线–8线译码器能产生三变量函数的全部最小项。

基于这一点用该器件能够方便地实现三变量逻辑函数。

根据*Y*式，用二进制译码器74LS138构成逻辑电路



$$Y=\overline{\overline{\overline{\overline{Y}}_1+\overline{\overline{Y}}_2+\overline{\overline{Y}}_4+\overline{\overline{Y}}_7}}=\overline{\overline{Y}_1\overline{Y}_2\overline{Y}_4\overline{Y}_7}$$

二进制译码器各输出就是最小项表达式！

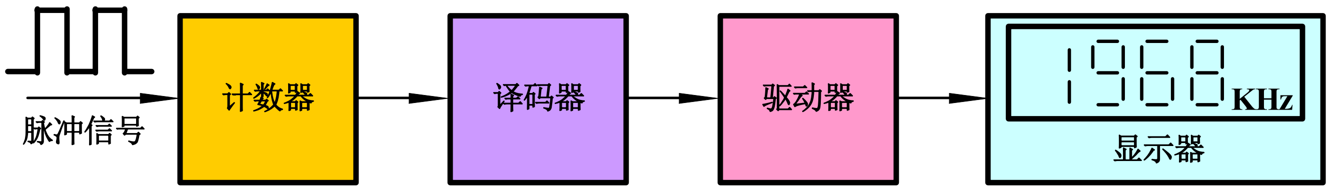
2. 显示译码器

用途：把8421码(0000～1001)译成十进制数0～9，并能用显示器显示。

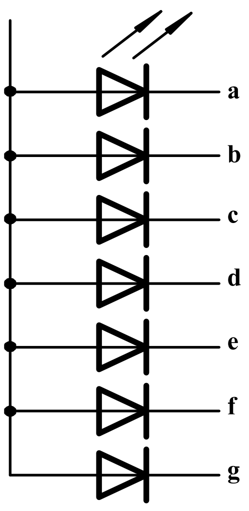
BCD码

BCD编码 → 显示译码器 → 显示器件

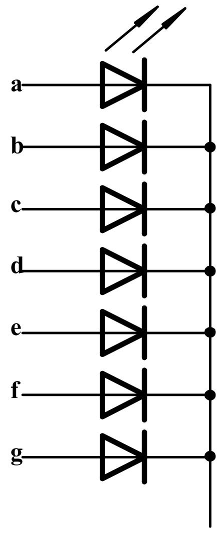
七段显示译码器



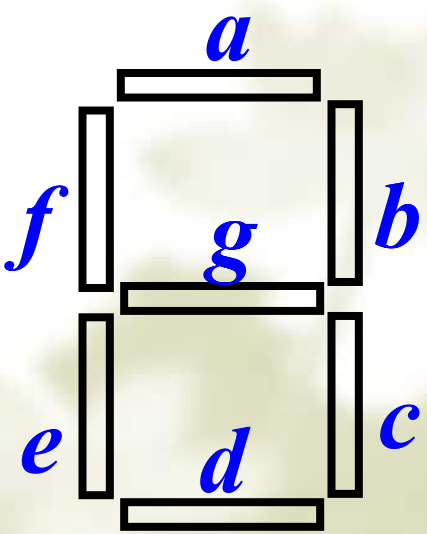
（1）最常用的显示器有：半导体发光二极管和液晶显示器。



共阳极显示器



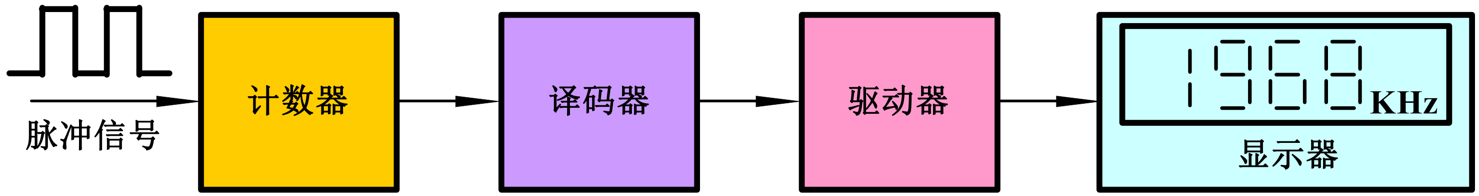
共阴极显示器



显示器分段布局图

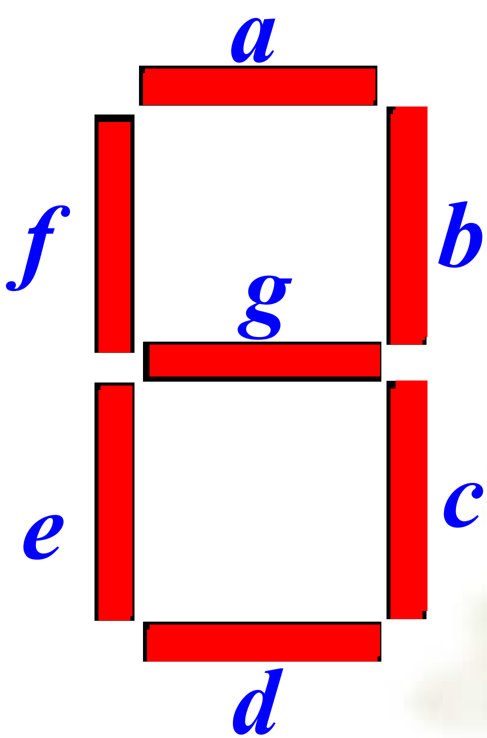
HOME BACK NEXT

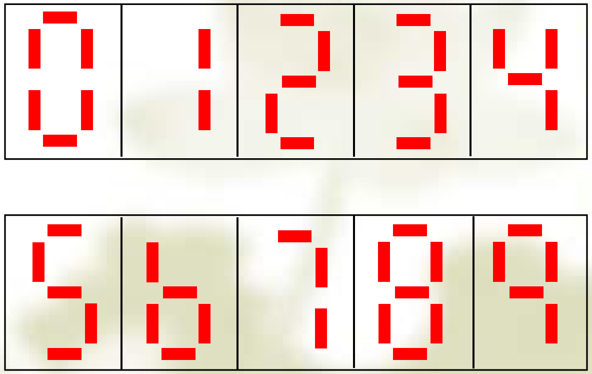
七段显示译码器



a	*b*	*c*	*d*	*e*	*f*	*g*
1	1	1	1	1	1	0
0	1	1	0	0	0	0
1	1	0	1	1	0	1

⋮





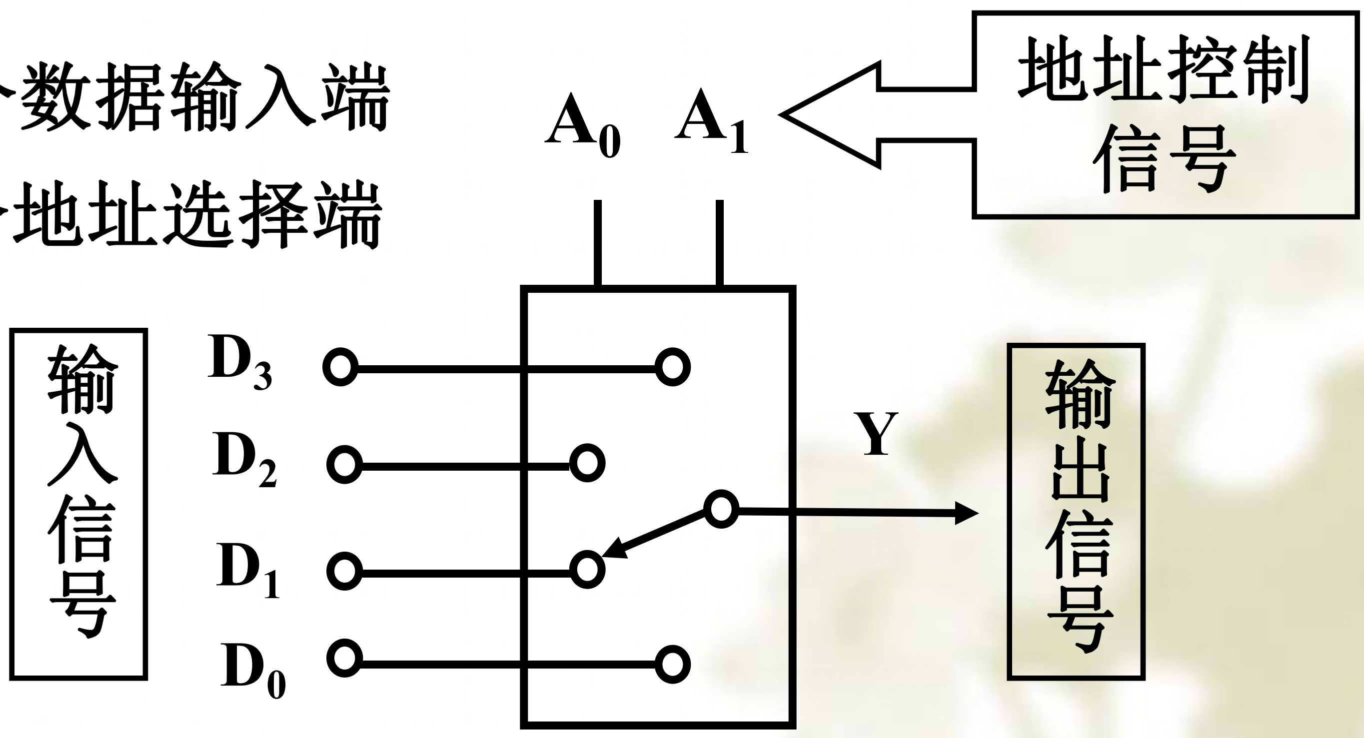
共阴极显示器

四、数据选择器

数据选择器（multiplexer, MUX）：类似一个多路开关。选择哪一路信号由相应的一组地址信号控制

2^n个数据输入端

n个地址选择端



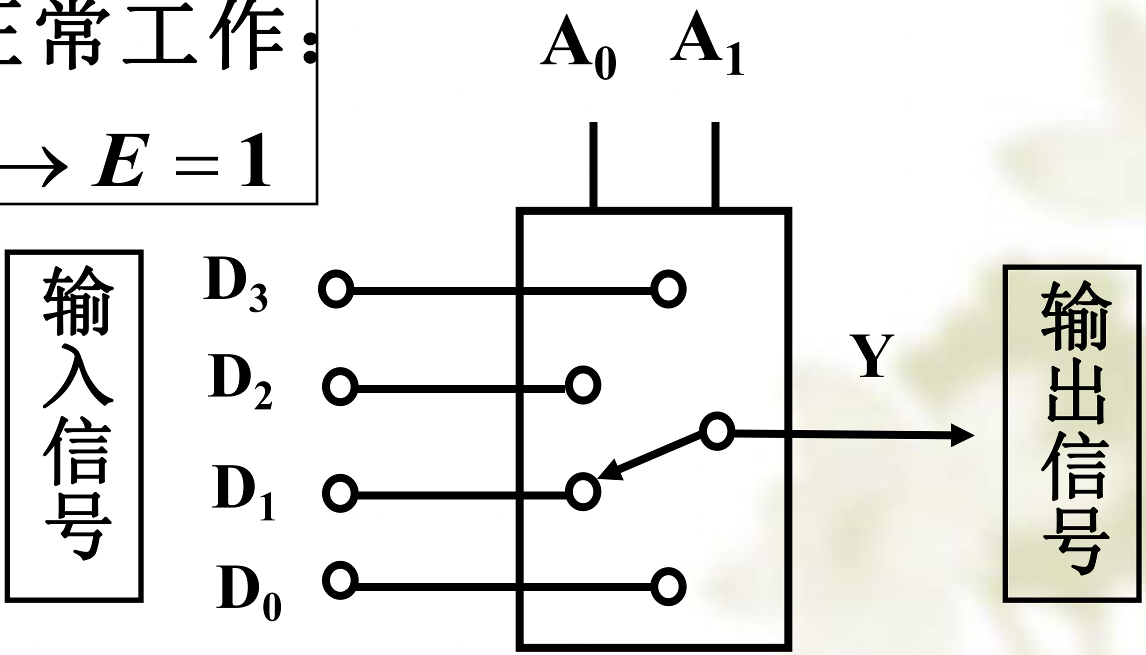
$$Y=[D_0(\overline{A}_1\overline{A}_0)+D_1(\overline{A}_1A_0)+D_2(A_1\overline{A}_0)+D_3(A_1A_0)]\cdot E$$

$$\boxed{Y=[D_0(m_0)+D_1(m_1)+D_2(m_2)+D_3(m_3)]\cdot E}$$

选通信号

选通正常工作：

$\overline{E}=0\rightarrow E=1$



【例题】试用8选1数据选择器74LS151实现逻辑函数

$$Y=\overline{A}\cdot\overline{B}\cdot\overline{C}+\overline{A}BC+AC$$

$$A\rightarrow A_2\qquad B\rightarrow A_1\qquad C\rightarrow A_0$$

1

$$Y=\overline{A}\cdot\overline{B}\cdot\overline{C}+\overline{A}BC+AC\,(\underline{\overline{B}+B})$$

$$=m_0+m_3+m_5+m_7$$

$$D_0=D_3=D_5=D_7=1\qquad D_2=D_4=D_6=0$$

$$Y=[D_0(\overline{A}_2\overline{A}_1\overline{A}_0)+D_1(\overline{A}_2\overline{A}_1A_0)+\ldots+D_7(A_2A_1A_0)]\cdot E$$

$$\boxed{Y=[D_0(m_0)+D_1(m_1)+D_2(m_2)+D_3(m_3)]\cdot E}$$